



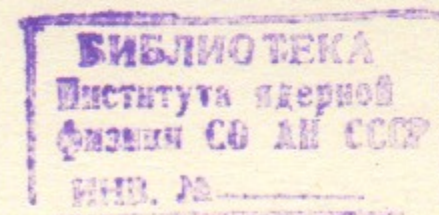
7

ИНСТИТУТ ЯДЕРНОЙ ФИЗИКИ СО АН СССР

Н.И.Зиневич, Е.И.Шубин

СИНТЕЗАТОР ЧАСТОТЫ В СТАНДАРТЕ КАМАК

ПРЕПРИНТ 84-14



НОВОСИБИРСК

СИНТЕЗАТОР ЧАСТОТЫ В СТАНДАРТЕ КАМАК

Н.И.Зиневич, Е.И.Шубин

А Н Н О Т А Ц И Я

Описан синтезатор частоты, выполненный на основе однопетлевой схемы цифровой фазовой автоподстройки частоты. Частотный диапазон синтезатора формируется двумя поддиапазонами 0+20,25 МГц и 20,25+40,5 МГц. Минимальный шаг перестройки составляет 1 Гц, относительная стабильность 10^{-6} /град, быстродействие 1 мсек при шаге менее 100 кГц. Особенностью синтезатора является непрерывное изменение фазы выходного сигнала при перестройке частоты в каждом поддиапазоне.

I ВВЕДЕНИЕ

Синтезаторы частоты в последнее время находят все более широкое применение в самых различных областях радиотехники благодаря значительно лучшим характеристикам в сравнении с обычными перестраиваемыми автогенераторами [1,2]. Их отличают высокая стабильность частоты, низкий уровень фазовых шумов и побочных спектральных составляющих, возможность управления от ЭВМ. Сетка частот синтезатора формируется из одной опорной частоты стабильного генератора, которым определяются точность установки частоты и ее стабильность; шаг перестройки при этом может составлять доли герца.

В СССР в настоящее время для рассматриваемого диапазона частот выпускается синтезатор типа Ч6-31. Он обладает хорошими характеристиками, однако довольно громоздок и требует дополнительного интерфейса для работы с ЭВМ.

Описываемый синтезатор частоты по ряду характеристик выгодно отличается от вышеупомянутого промышленного прибора: лучшее подавление паразитных спектральных составляющих, непрерывное изменение фазы выходного сигнала при перестройке частоты. Кроме того он выполнен в стандарте КАМАК, сравнительно несложен, имеет малые габариты и массу. Указанные достоинства позволяют широко использовать его как в составе автоматизированных измерительных систем, так и в качестве универсального стабильного генератора.

II ПРИНЦИП СИНТЕЗА ЧАСТОТ

В описываемом синтезаторе применен метод синтеза частот с помощью петли цифровой фазовой автоподстройки частоты (ФАПЧ). Структурная схема простейшей цифровой петли ФАПЧ представлена на рис.1. Частота управляемого напряжением генератора (ГУН) делится делителем с переменным коэффициентом деления (ДПКД) в N раз. Поделенная частота сравнивается со стабильной опорной частотой фазовым дискриминатором (ФД) и сигнал ошибки, пропорциональный разности фаз, управляет частотой ГУНа. В замкнутой петле ФАПЧ частота устанавливается равной Nf_0 . Изменяя коэффициент деления ДПКД, можно получить сетку частот с шагом, равным опорной частоте f_0 .

Получение меньших величин шага такой петлей ограничено возможностью уменьшения опорной частоты. Во-первых, уменьшение

f_0 ведет к снижению быстродействия: необходимость фильтрации напряжения ФД, в котором присутствуют f_0 и ее гармоники, для получения чистого спектра ГУНа вынуждает уменьшать полосу пропускания ФНЧ. Во вторых, фазовые шумы ГУНа вблизи несущей, которые пропорциональны фазовым шумам опорной частоты и коэффициенту деления, растут с увеличением N .

Можно, однако, получить сетку частоты с шагом гораздо меньшим f_0 без уменьшения опорной частоты, применяя петлю цифровой ФАПЧ с дробным коэффициентом деления [3]. Суть метода состоит в том, что коэффициент деления ДПКД принимает значения либо N , либо $(N + 1)$ по определенному закону, вследствие чего частота ГУНа принимает некоторое промежуточное между Nf_0 и $(N + 1)f_0$ значение.

Поясним это примером. Пусть за 10 периодов опорной частоты девять раз коэффициент деления ДПКД равен N и один раз $-(N + 1)$. В результате действия ФАПЧ частота, поступающая с ДПКД на ФД, равна f_0 , а модуляция коэффициента деления приводит лишь к модуляции фазового сдвига между ними. Количество импульсов, поступивших на вход ДПКД за этот промежуток времени, равно $9N + 1(N + 1) = 10N + 1$ и в среднем за период получается $(10N + 1)/10 = N + 0.1$ импульсов. Таким образом, усредненная частота перестраиваемого генератора равна $(N + 0.1)f_0$, т.е. эффективный коэффициент деления принимает дробное значение.

В спектре ГУН, при этом появляются спектральные составляющие, отстоящие от частоты $(N + 0.1)f_0$ на $k \cdot (f_0/10)$ ($k = 1, 2, \dots$). Это связано с тем, что выходное напряжение ФД оказывается модулированным гармониками частоты $f_0/10$, попадающими в полосу пропускания ФНЧ.

Подавление этих спектральных составляющих осуществляется цепью компенсации фазы. Для понимания принципа компенсации представим, что цепь ФАПЧ разорвана и на вход ДПКД подана частота, равная основной спектральной составляющей, и что коэффициент деления ДПКД принимает значения N или $(N + 1)$ по закону, обеспечивающему эту частоту. В этом случае мгновенная частота на выходе ДПКД оказывается больше или меньше f_0 , а ее фаза относительно f_0 с каждым периодом тактовой частоты получает приращение $-2\pi 0.5/N.5$ для коэффициента деления N , либо $2\pi(1 - 0.5)/N.5$ для $(N + 1)$ (g - величина дробной части коэффициента деления). На выходе линейного фазового дискриминатора будет соответ-

ствующее этому ступенчатое напряжение. Его вид для приведенного выше примера показан на рис.2. Если теперь в соответствии с законом модуляции коэффициента деления сформировать такое же напряжение компенсации и вычесть его, то в результирующем напряжении, управляющем ГУНом, исчезнут пульсации, связанные с модуляцией коэффициента пересчета ДПКД. Соответственно в замкнутой петле ФАПЧ благодаря компенсации будут отсутствовать паразитные спектральные составляющие.

Формирование напряжения компенсации и управление изменением коэффициента деления происходят следующим образом (рис.3). Код дробной части g с каждым тактом опорной частоты f_0 суммируется с содержимым регистра фазы и накапливается в нем. При каждом переполнении сумматора на ДПКД подается управляющий сигнал на установление коэффициента деления $(N + 1)$. Код в регистре фазы, как не трудно видеть, пропорционален текущему сдвигу фаз между частотами Nf_0 и $(N + 1)f_0$ и, следовательно, переменной составляющей напряжения ФД, обусловленной модуляцией коэффициента деления. Этот код, преобразованный ЦАПом, формирует напряжение компенсации U_k (для простоты на рис.3 не отображена зависимость напряжения компенсации от N). В рассматриваемом примере $g = 0.1$ сумматор будет переполняться каждый десятый такт, в соответствии с чем коэффициент деления девять тактов будет равен N и один такт $-(N + 1)$. ЦАП сформирует пилообразное напряжение, подобное изображенному на рис.2.

Для достижения хорошей компенсации во всем диапазоне перестройки частоты ФД должен иметь линейную характеристику. Существенным достоинством такого метода синтеза является то, что получение более мелкой сетки частот достигается только наращиванием количества разрядов цифровой части - сумматора и регистра фазы. При этом для формирования напряжения компенсации используются лишь старшие разряды резистора фазы. Количество используемых разрядов определяется необходимой степенью компенсации, которая ограничивается отклонением характеристики ФД от линейной.

III Структурная схема синтезатора

Блок-схема синтезатора (рис.4) состоит из следующих основных частей: формирователя опорных частот, петли ФАПЧ, дробной части, переносчика частоты и интерфейса.

В формирователе опорных частот вырабатываются необходимые для работы синтезатора стабильные частоты. Основным источником стабильных колебаний является кварцевый генератор на частоту 60,75 МГц. Опорная частота $f_0 = 63,281$ кГц и частота 121,5 МГц для петли ФАПЧ формируются из этой частоты соответственно делением на 960 и удвоением.

Петля ФАПЧ отличается от ранее описанной тем, что между ГУН и ДПКД включен смеситель, вместо ФД применен частотно-фазовый дискриминатор (ЧФД) с устройством выборки - хранения (УВХ) в качестве ФНЧ. Смеситель переносит сигнал ГУНа в область более низких частот, обеспечивая работу ДПКД, и позволяет выбрать небольшую относительную перестройку частоты ГУНа. ГУН перестраивается в диапазоне частот $81 + 101,25$ МГц. При этом на ДПКД поступает частота $20,25 + 40,5$ МГц и коэффициент деления N , влияющий на петлевое усиление, изменяется в пределах $320 + 640$. Выбор гетеродинной частоты (121,5 МГц) выше частоты ГУНа, как можно показать, уменьшает влияние изменений N и крутизны перестройки ГУНа на петлевое усиление благодаря их частичной взаимной компенсации. Это облегчает коррекцию петли ФАПЧ и уменьшает изменение быстродействия в рабочем диапазоне. Кроме того, выбор сравнительно высоких частот, поступающих на смеситель, позволяет уменьшить уровень нежелательных комбинационных частот на входе ДПКД.

Частотно-фазовый дискриминатор обеспечивает захват частоты в петле фазовой автоподстройки во всем рабочем диапазоне частот. Напряжение дискриминатора U_d и напряжение компенсации U_k поступают на вход УВХ, осуществляющего выборки с частотой f_0 . Устройство выборки - хранения, имея быстродействие порядка периода опорной частоты, достаточно эффективно подавляет пульсации частоты f_0 в управляющем напряжении.

Сигнал с выхода смесителя снимается через буферный усилитель и образует частотный диапазон $20,25 + 40,5$ МГц синтезатора.

Дробная часть схемы отличается от описанной ранее наличием ЦАП2, который вырабатывает опорное напряжение для ЦАП1, пропорциональное $1/N$. Таким образом обеспечивается необходимая зависимость напряжения компенсации от N . Сумматор и регистр фазы имеют по 16 двоичных разрядов, что позволяет получить минимальный шаг около 1 Гц ($f_0 / 2^{16}$). Для формирования

напряжения компенсации используются 10 старших разрядов регистра фазы, которых оказалось достаточно для достижения хорошей компенсации.

Переносчик частоты формирует частотный диапазон $0 + 20,25$ МГц. Частота $81 + 101,25$ МГц, смешивается с частотой 81 МГц, образующейся из частоты 60,75 МГц с помощью делителя на 3 и смесителя. Сигнал разностной частоты фильтруется и через буферный усилитель, имеющий малые нелинейные искажения, подается на выход.

Интерфейс осуществляет управление работой синтезатора и взаимодействие с магистралью КАМАК, а также внешним ЗУ и другими внешними устройствами (например АЦП) через переднюю панель. Функционирование этой части схемы более подробно будет описано ниже.

IV ОСОБЕННОСТИ СХЕМ. КОНСТРУКЦИЯ

Опишем некоторые функциональные узлы, существенно влияющие на качественные показатели синтезатора. Таковыми являются частотно-фазовый дискриминатор, устройство выборки - хранения, смесители.

Частотно-фазовый дискриминатор. Как отмечалось выше, фазовая характеристика дискриминатора должна быть линейной для сохранения компенсации в рабочем диапазоне частот. Кроме того, режим захвата в петле ФАПЧ наиболее просто реализуется, если фазовый дискриминатор обладает свойствами частотного. Схема ЧФД, удовлетворяющего этим требованиям, приведена на рис.5а. Он состоит из двух D-триггеров со схемой "и", преобразующих фазовый сдвиг в длительность импульса, и интегратора на ОУ, управляемом ключами, который преобразует длительность импульса в амплитуду. Триггеры объединены так, что состояние $Q1=0$ $Q2=0$ запрещено. На с-входы подаются импульсы сравнимых частот f_1 и f_2 . Если частоты равны, то в зависимости от знака фазового сдвига на одном из выходов ($Q1$ или $Q2$) формируется сигнал логического нуля с длительностью, пропорциональной этому сдвигу. На другом выходе при этом сохраняется логическая единица (рис.5б). Сигналы логических нулей с выходов $Q1$ или $Q2$ открывают соответствующие ключи $K1$ или $K2$ и емкость C интегратора заряжается током $-i$ или $+i$. По окончании зарядки напряжение на емкости сохраняется в течение нескольких микросе-

кунд для перезаписи в УВХ и затем сбрасывается ключом КЗ. Таким образом на выходе интегратора получается пилообразное напряжение с амплитудой, линейно зависящей от сдвига фаз, и знаком, определяемым знаком фазового сдвига. Амплитудно-фазовая характеристика дискриминатора (если пренебречь временем перезаписи в УВХ) показана на рис.5в. Если частоты различны, то сдвиг фаз растет по величине, имея положительный, либо отрицательный знак в зависимости от знака разности частот. В соответствии с этим на выходе интегратора присутствуют биелия разностной частоты, имеющие положительный, либо отрицательный средний уровень, т.е. схема работает, как частотный дискриминатор.

В схеме дискриминатора применены триггеры серии I55, ключи К1 - К3 - 590 КН2, имеющие малые токи утечки, быстродействующий ОУ 544 УД2А с малыми входными токами и низким температурным дрейфом.

Устройство выборки - хранения обеспечивает подавление входного колебания опорной частоты и осуществляет вычитание компенсирующего напряжения. Его схема и временная диаграмма работы представлены на рис.6. Выборки производятся с частотой f_0 в моменты достижения напряжением ЧФД амплитудного значения. На время выборки открывается ключ К1, через который перезаряжается емкость С1. После закрывания К1 открывается ключ К2 и заряд из С1 перетекает в С2 и хранится в ней. В установившемся режиме выходное напряжение УВХ $U = \frac{R_2}{R_1}(U_0 + U_k)$. Максимальное быстродействие, т.е. установление выходного напряжения за один такт, обеспечивается при соотношении емкостей $C_2/C_1 = \frac{R_1}{R_1 + R_2}$ при условии, что емкости успевают перезарядиться за время открытого состояния ключей.

Пульсации выходного напряжения, связанные с пролезанием управляющих напряжений через паразитные емкости ключей, компенсируются подачей на вход ОУ через небольшие емкости соответствующих напряжений в противофазе. Благодаря тому, что ключи всегда работают при нулевом потенциале, компенсация не нарушается при изменении входных напряжений.

Смесители должны иметь малое пролезание гетеродинных и сигнальных напряжений на выход и низкий уровень комбинационных составляющих. Таким требованиям отвечают кольцевые диодные смесители (рис.7). В спектре выходного напряжения такого смесителя теоретически должны отсутствовать частоты обоих входных коле-

баний и комбинационные составляющие, содержащие четные гармоники любой из входных частот ($2f_1, +3f_2, f_1 - 4f_2$ и т.п.). Реально степень подавления определяется степенью симметрии трансформаторов Tr1 и Tr2, одинаковостью четверки диодов, степенью развязки между входами и выходом. Уровень комбинационных составляющих зависит также от входных напряжений, при которых работает смеситель.

Использованные в синтезаторе смесители имеют подобранные четверки бескорпусных диодов, наклеенные на общую подложку. Трансформаторы выполнены перевитыми тройками проводов на малогабаритных ферритовых сердечниках.

Напряжение гетеродина имеет уровень $\sim 0,6$ В. Для получения хорошего спектра на выходе напряжение на сигнальном входе должно быть менее 50 мВ. При указанных напряжениях паразитные комбинационные частоты на выходе имеют уровень менее - 60 дБ.

Конструкция. Синтезатор выполнен в двух блоках - основной блок (ЗМ) и блок переносчика частоты (ИМ).

В основном блоке собран собственно синтезатор частоты на трех платах. Одна плата содержит интерфейс. На двух других размещены соответственно петля ФАПЧ и дробная часть с формирователем опорных частот. Наиболее критичные в отношении наводок части схем экранированы.

Блок переносчика частоты содержит одну плату, на которой расположены все элементы.

У ИНТЕРФЕЙС

Интерфейс синтезатора осуществляет взаимодействие с магистралью КАМАК, с внешним ЗУ через переднюю панель, управление работой синтезатора, а также синхронную работу синтезатора и внешних устройств. Для расширения возможностей взаимодействия синтезатора с внешними устройствами интерфейс позволяет записать три независимых метки, которыми могут быть помечены любые из задаваемых частот. Интерфейс содержит дешифратор N A F, таймер, мультиплексоры записи данных и вывода на магистраль, статусный регистр, регистр таймера, регистры N и S - целой и дробной частей кода.

Интерфейс использует следующие функции КАМАК:

N A(x) F(16)	- запись в регистры N и S
N A(0) F(0)	- чтение регистра S

- N A(I) F(0) - чтение регистра N
- N A(0) F(I7) - запись в статусный регистр
- N A(I) F(I7) - запись в регистр таймера
- N A(I) F(I) - чтение регистра таймера
- N A(x) F(24) - установка сигнала выключения напряжения (для блока переноса частоты) и блокировка L
- N A(x) F(26) - сброс сигнала выключения и блокировки L, запуск в сканирование
- N A(x) F(8) - проверка запроса
- N A(x) F(10) - сброс запроса
- (A(x) - произвольный субадрес)

При обращении к блоку с одной из используемых функций генерируются $X = I$, $Q = I$, при поступлении F (8) устанавливается $Q = L$.

Синтезатор имеет два основных режима работы - от ЭВМ и с внешним ЗУ. При работе с внешним ЗУ коды, лежащие в ЗУ, переписываются в синтезатор по передней панели. В регистр таймера и статусный регистр синтезатора при этом должны быть предварительно записаны соответствующие данные. Этот режим обеспечивает автономную работу синтезатора, не зависящую от функционирования каких-либо других блоков в крейте.

Режимы работы синтезатора задаются статусным регистром в соответствии со значениями $w_1 + w_3$ (X - произвольное состояние):

w_1	w_2	w_3	Режим работы синтезатора
0	X	X	работа от ЭВМ
I	0	X	работа с внешним ЗУ, запуск автоматический
I	I	0	работа с внешним ЗУ, запуск ждущий по магистрали
I	I	I	работа с внешним ЗУ, запуск ждущий внешний

В режиме работы от ЭВМ ($w_1=0$, w_2 и w_3 - произвольные) коды в регистры S и N записываются из ЭВМ. При этом синтезатор может быть активным - запись инициируется выставлением запроса L с периодичностью, определяемой таймером, либо пассивным - когда таймер заблокирован и L не вводится.

В режиме работы с внешним ЗУ ($w_1 = I$) коды считываются из внешнего ЗУ с периодичностью, определяемой таймером. При этом сканирование по всему массиву кодов ЗУ может осуществляться в автоматическом ($w_2=0$, w_3 - произвольное) либо в ждущем ($w_2=I$) режимах. В ждущем режиме по окончании сканирования массива блок ожидает следующий запуск. Возможен запуск по магистрали ($w_3 = 0$) подачей функции F (26), либо импульсом внешнего запуска по передней панели ($w_3 = I$).

В обоих режимах работы - от ЭВМ и с внешним ЗУ - сканирование осуществляется следующим образом. Новый код записывается с задержкой равной τ после записи предыдущего кода. Через время τ после записи последнего кода массива вырабатывается сигнал выключения напряжения в блок переноса частоты и записывается начальный код. Сигнал выключения поддерживается в течение времени паузы T и сбрасывается. Выходное напряжение блока переноса частоты выключается на время паузы T. Через τ после сброса сигнала выключения записывается второй код массива и так далее. При работе в режиме ждущего запуска останов сканирования происходит в паузе.

Выходное напряжение блока переноса частоты может выключаться командой F (24), которая также блокирует L. Включение и снятие блокировки осуществляется командой F (26) или внешним запуском (в режиме внешнего запуска).

Времена τ и T формируются таймером из опорной частоты f_0 и могут устанавливаться в виде $100 \cdot 2^M$ мкс, где M - код соответствующего времени ($M = 0, I, \dots, 10$) в 4-х младших и 4-х старших разрядах регистра таймера:

w_8	w_7	w_6	w_5	⋮	w_4	w_3	w_2	w_1
код времени T					⋮	код времени τ		

Запись кодов $M = I5$ блокирует работу таймера и запрос L не вводится - синтезатор становится пассивным.

Регистры S и N имеют по 16 разрядов. Запись кода производится парой байтов: сначала в регистр S, затем в регистр N. Регистры имеют следующий формат:

Регистр S ($w_{I7} = 0$ - I-й байт)
 $w_{I6} + w_I$ - код S ($S = 0 + (2^{I6} - I)$)

Регистр n ($w I7 = I - 2$ -й байт)

- $w I6$ - запуск внешнего устройства (начало работы)
- $w I5$ - таймирование (синхронизация) внешнего устройства
- $w I4$ - признак последнего кода массива
- $w I3, w I2, w I1$ - метки 3, 2, 1
- $w I0 + w I$ - код n ($n = 320 + 640$)

В последнем коде массива в разряд $w I4$ регистра n должна быть записана единица. При появлении единицы в разрядах $w I6$ и $w I5$ регистра n формируются выведенные на переднюю панель импульсы соответственно для запуска и таймирования внешнего устройства. Таймирующие импульсы появляются перед записью следующего за данным кода одновременно со взводом L .

При необходимости интересующие частоты могут быть помечены тремя независимыми метками, записанными в разряды $w I1 - w I3$ регистра n . Содержимое этих разрядов выведено на соответствующие разъемы передней панели.

Связь между записанным кодом и синтезируемой частотой для разных диапазонов задана следующими соотношениями:

$$0 + 20,25 \text{ МГц} : f = (640 - N.S) f_r / 960$$

$$20,25 + 40,5 \text{ МГц} : f = (N.S) f_r / 960$$

$$81 + 101,25 \text{ МГц} : f = (1920 - N.S) f_r / 960$$

где $f_r = 60,75 \text{ МГц}$ - частота кварцевого генератора, код ($N.S$) может устанавливаться в пределах 320 + 640.

Содержимое регистров S , n и регистра таймера может быть прочитано через мультиплексор вывода данных на магистраль. Режимы работы синтезатора индицируются на передней панели.

У1 ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

В заключение приведем краткое описание работы синтезатора в целом и его основные характеристики.

Синтезатор может работать в двух основных режимах записи кода - от ЭВМ или от внешнего ЗУ через разъем на передней панели. В обоих режимах при свипировании скорость свипирования задается внутренним таймером. При работе от ЭВМ синтезатор может быть сделан пассивным блокировкой таймера ($M = I5$).

Импульсы запуска и таймирования на внешнее устройство, а также каждая из трех независимых меток могут быть привязаны к любой из задаваемых частот.

Возможны автоматический или ждущий запуск свипирования.

В последнем случае запуск может производиться от ЭВМ, либо импульсом запуска по передней панели.

Одним из достоинств синтезатора является непрерывность изменения фазы при перестройке частоты.

Синтезатор может быть дополнен аттенуатором для регулировки выходного напряжения. Аттенуатор выполнен в стандарте КАМАК в модуле IM. Ослабление от 0 до 45 дБ устанавливается шагами через 3 дБ с точностью 1% в рабочем диапазоне частот, характеристическое сопротивление аттенуатора 50 Ом.

Основные параметры синтезатора приведены в таблице, где для сравнения указаны соответствующие параметры двух промышленных синтезаторов - Ч6-3I и 3325A (HEWLETT - PASCARD) [3]. В последнем использован такой же, как в описываемом, принцип синтеза частот.

I.

прибор \ параметр	Синтезатор в стандарте КАМАК, 1983	Ч6 - 3I (СССР) 1979	3325 A (н/р) 1979
Диапазон (МГц)	0+20,25 20,25+40,5 81+101,25	50 Гц + + 50 МГц	1 мкГц + + 21 МГц
Минимальный шаг (Гц)	1 Гц	0,01 Гц	10^{-6} Гц (100кГц) 10^{-3} Гц (100кГц)
Стабильность частоты	10^{-6} /град	10^{-8} /день	$5 \cdot 10^{-6}$ /год
Ослабление побочных частот			
кратных	> 60 дБ	> 25 дБ	от 65 до 25 дБ
не кратных	> 55 дБ	> 60 дБ	> 70 дБ
сетевых	> 65 дБ	> 54 дБ	-
Быстродействие	1 мс (шаг < 100 кГц) 10 мс (20 МГц)		10 мс (шаг < 100 кГц) 70 мс (20 МГц)
Управление	КАМАК внешнее ЗУ	Ручное Дистанционное	Ручное ЭВМ

Габариты (вес)	ЗМ-синтезатор ИМ-переносчик	6Г кг	9 кг
-------------------	--------------------------------	-------	------

2. Период таймирования: T (или T) $\approx 100 \cdot 2^M$ мкс
($M = 0, 1, \dots, 10$)
 3. Выходное напряжение на нагрузке 50 ом (ампл.)
синтезатор - 0,1 В
переносчик частоты - 0,6 В
 4. Внешний запуск - положительный импульс 1 + 10 В
 5. Запуск и таймирование внешнего устройства - положительные импульсы 5 В, 0,5 мкс
 6. Метки-напряжения уровней ТТЛ-логики
 7. Напряжения на разъеме внешнего ЗУ соответствуют принятым в стандарте КАМАК
 8. Токи, потребляемые от источников питания:

блок синтезатора + 6 В	2,4 А
+ 24 В	0,2 А
- 24 В	0,27 А
блок переносчика частоты - 6 В	0,08 А
- 24 В	0,3 А
- Спектр выходного сигнала синтезатора приведен на рис.8.

Л и т е р а т у р а

1. Манассевич В. Синтезаторы частоты. Теория и проектирование. М.: Связь, 1979.
2. Шапиро Д.Н., Паин А.А. Основы теории синтеза частот. М.: Радио и связь, 1981.
3. Dan D. Danielson, Stanley E. Froseth. A Synthesized Signal Source with Function Generator Capabilities. "Hewlett-Packard Journal", January, 1979, p. 18.

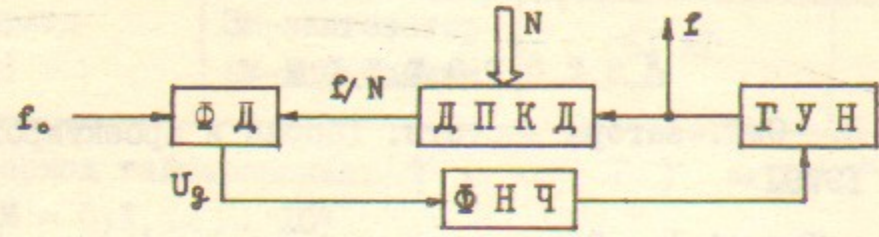


Рис.1 Простейшая петля цифровой ФАПЧ.

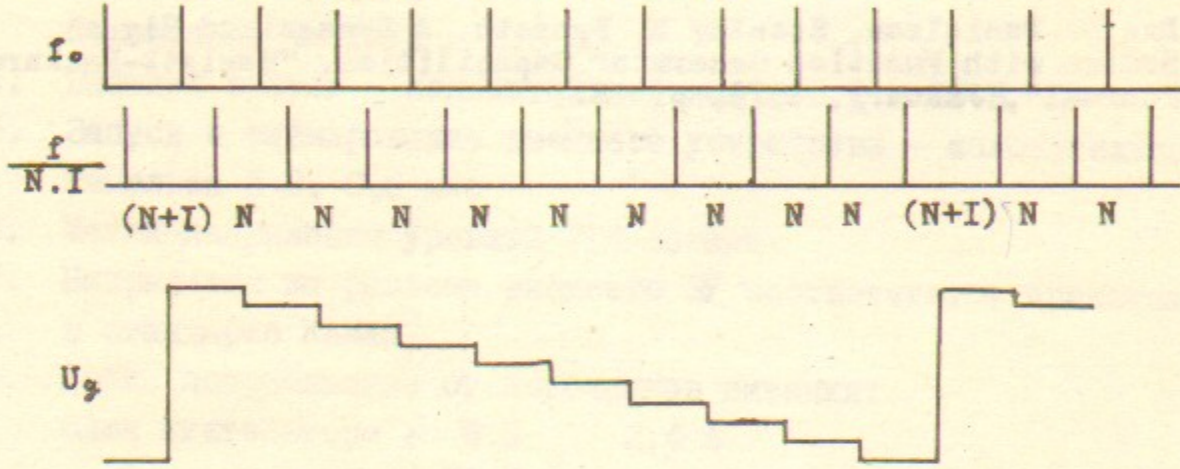


Рис.2 Выходное напряжение фазового дискриминатора при $f=(N.1)f_0$.

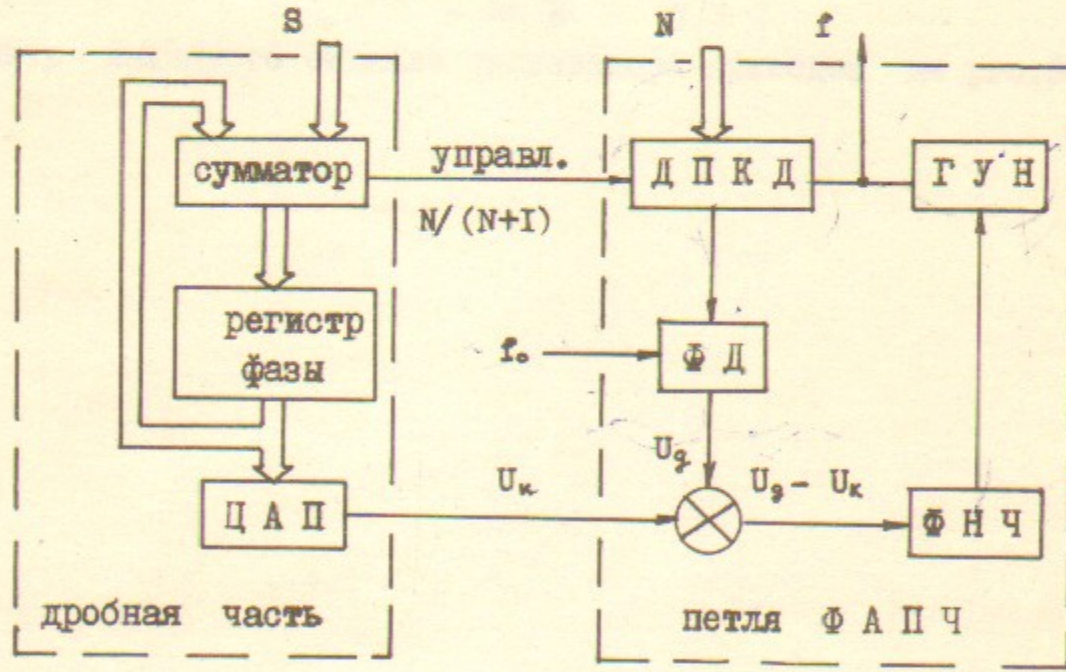


Рис.3 Петля цифровой ФАПЧ с дробным коэффициентом деления и компенсацией фазы.

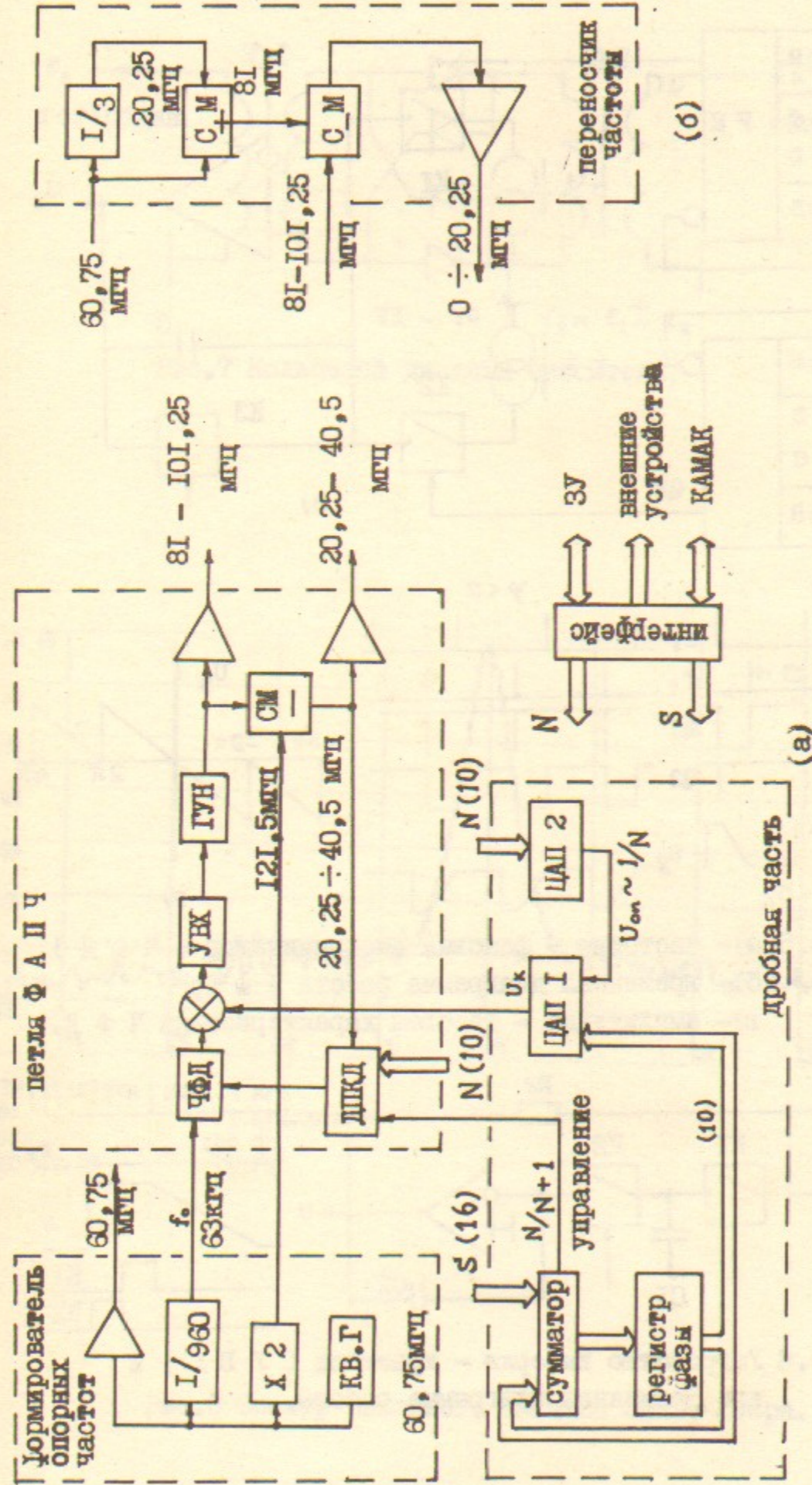


Рис.4 Структурная схема синтезатора.

КВ.Г - кварцевый генератор, ФД - фазовый дискриминатор, УВХ - устройство выборки - хранения, ГУН - генератор управляемого напряжения, ДПКД - делитель с переменным коэффициентом деления $N = 320 + 640$.

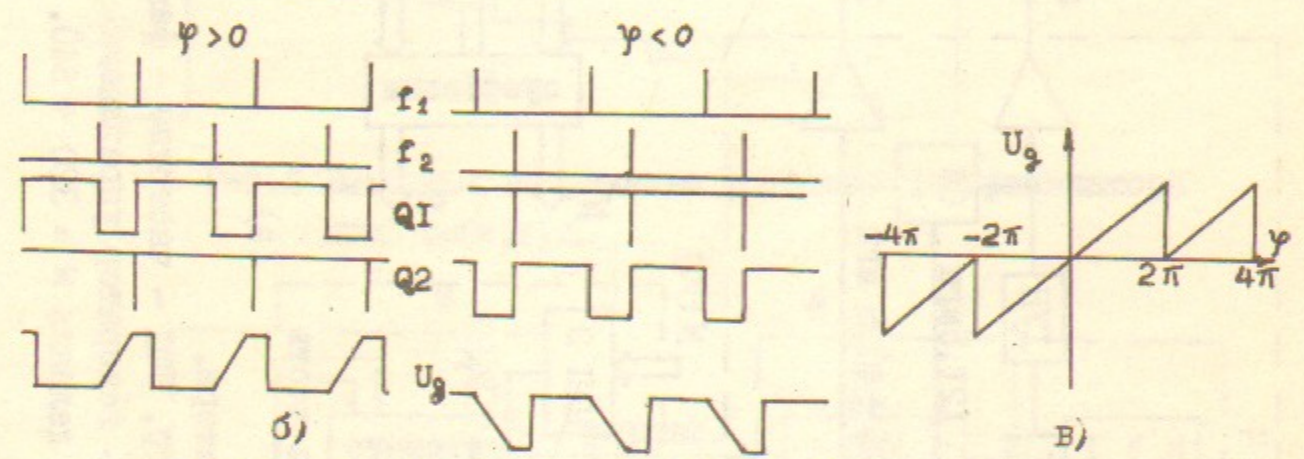
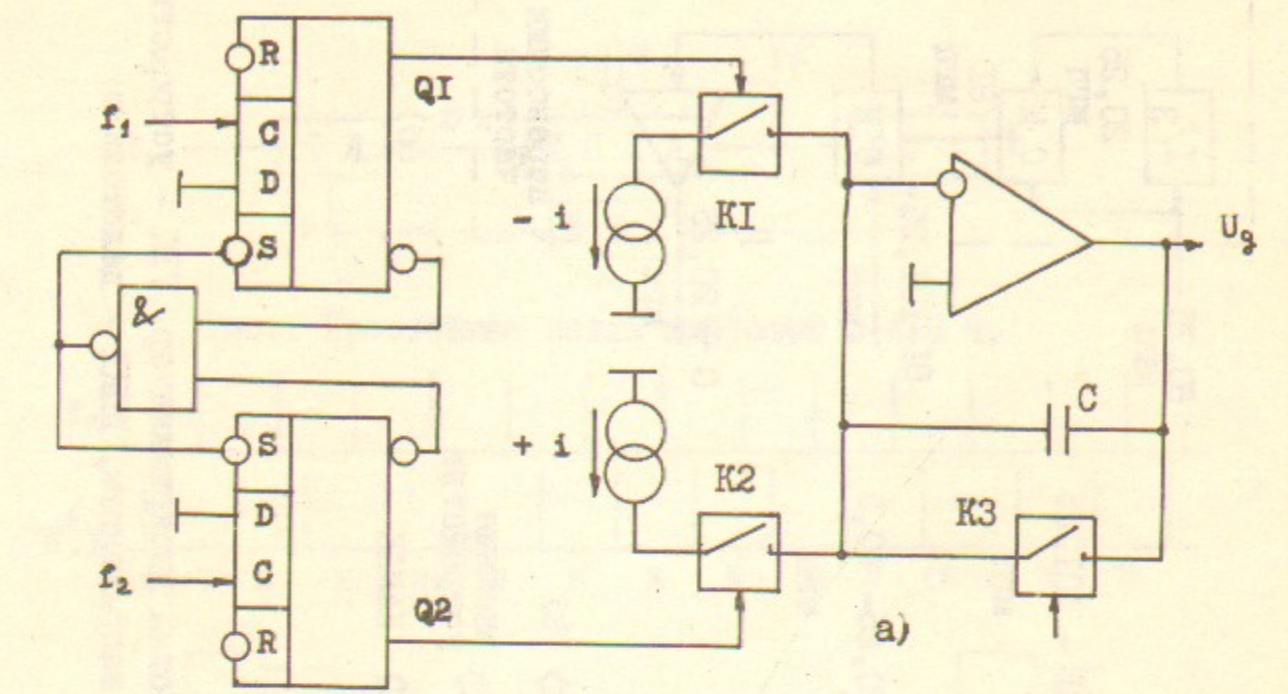


Рис.5 а)- частотно - фазовый дискриминатор (Ч Ф Д),
 б)- временная диаграмма работы Ч Ф Д,
 в)- амплитудно - фазовая характеристика Ч Ф Д.

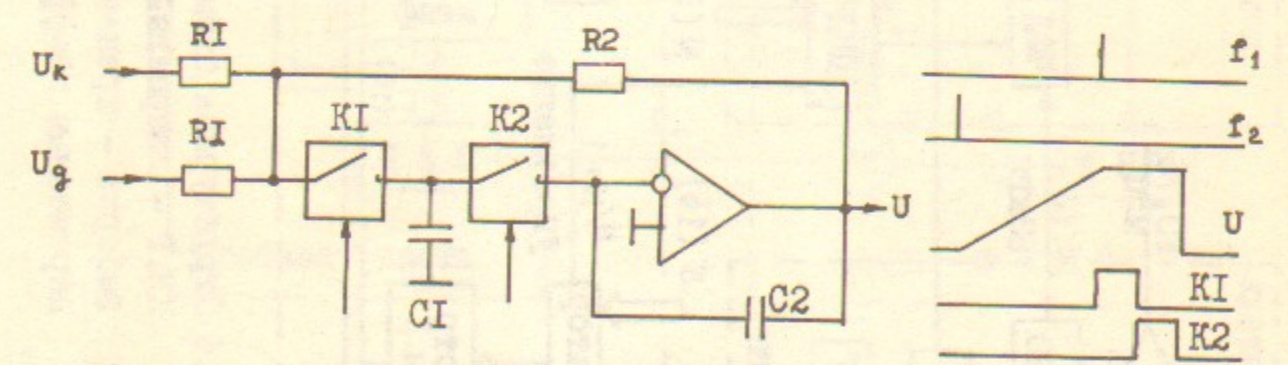


Рис.6 Устройство выборки - хранения (У В Х) и его временная диаграмма работы.

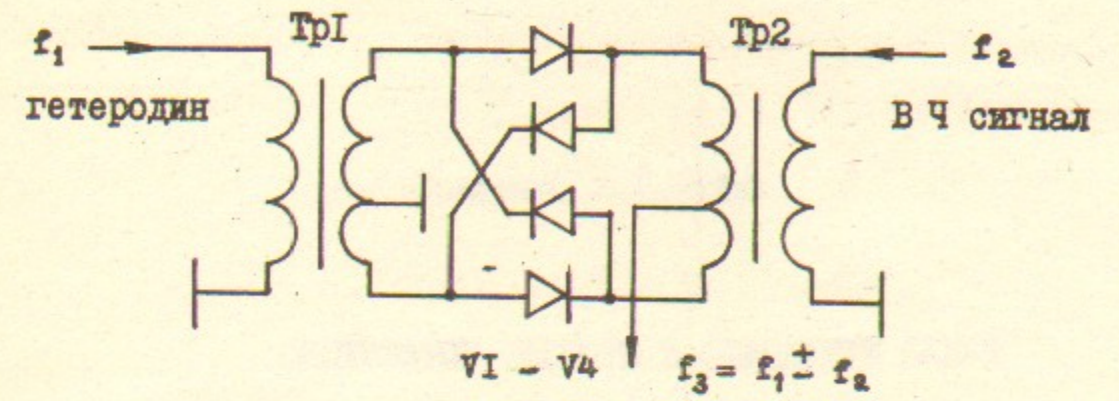
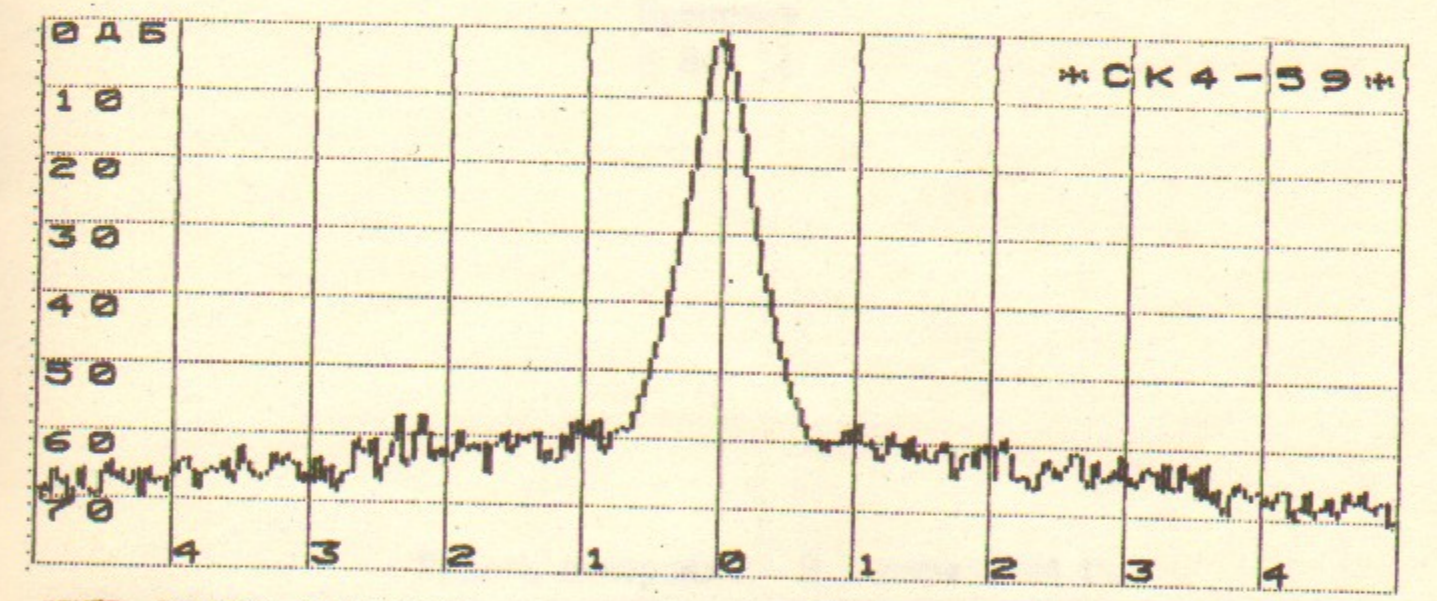


Рис.7 Кольцевой диодный смеситель.



ЦЕНТР. ЧАСТОТА 5061.5 КГц
 ОБЗОР 1 КГц/ДЕЛ
 ПОЛОСА 100 Гц
 ВИДЕОФИЛЬТР 10 Гц

Рис.8 Спектр выходного сигнала синтезатора.

Н.И.Зиневич, Е.И.Шубин

СИНТЕЗАТОР ЧАСТОТЫ В СТАНДАРТЕ КАМАК

Препринт
№ 84- I4

Работа поступила - 9 января 1984 г.

Ответственный за выпуск - С.Г.Попов

Подписано к печати 7.П-1984 г. МН 04066

Формат бумаги 60x90 1/16 Усл. I, I печ. л., 0,9 учетно-изд. л.

Тираж 290 экз. Бесплатно. Заказ № I4.

Ротапринт ИЯФ СО АН СССР, г.Новосибирск, 90