

18

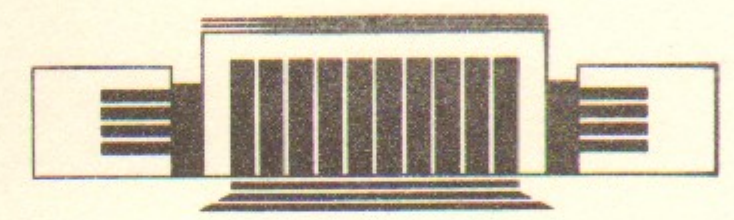
ИНСТИТУТ ЯДЕРНОЙ ФИЗИКИ СО АН СССР



В.Р. Козак, А.Г. Тютюник, Н.П. Уваров

АВТОНОМНЫЙ КОНТРОЛЛЕР КРЕЙТА К 0615

ПРЕПРИНТ 88-31



НОВОСИБИРСК

Автономный контроллер крейта К 0615

В.Р. Козак, А.Г. Тютюник, Н.П. Уваров

Институт ядерной физики
630090, Новосибирск 90, СССР

АННОТАЦИЯ

Описывается автономный контроллер крейта К0615 (PDP-нок), совмещающий в себе микроЭВМ класса Электроника-60 и крейт-контроллер КАМАК типа СС-11 (К16). МикроЭВМ имеет оперативную память 28К слов и три однотипных последовательных интерфейса RS232 (стык С2), предназначенных для подключения пультового терминала, печатающего устройства и для связи с центральной ЭВМ.

© Институт ядерной физики СО АН СССР

ВВЕДЕНИЕ

Семейство мини- и микроЭВМ типа СМ-3, СМ-4, СМ-1420, Электроника-60, Электроника-100/25 и других, программно совместимых с серией ЭВМ PDP-11 фирмы DEC, получило в нашей стране широкое распространение. Этому способствовали их доступность как в смысле относительно невысокой стоимости, так и в смысле легкости освоения, богатство математического обеспечения и ряд свойств архитектуры, облегчающих использование этих машин в системах реального времени.

В распределенных системах управления на нижнем уровне часто используется микроЭВМ Электроника-60 — простейшая в этом семействе. В ряде случаев она используется даже без операционной системы, выполняя роль интеллектуального контроллера управляющей аппаратуры.

В Институте ядерной физики значительная часть аппаратуры выполняется в стандарте КАМАК [1]. Для сопряжения этой аппаратуры с микроЭВМ обычно используется комплект из одного или нескольких контроллеров типа К0606 [2] и драйвера. Такая система получается достаточно громоздкой. Она содержит большой объем как покупного, так и производимого в Институте оборудования и является дорогой в производстве и в эксплуатации.

Появление современных больших и сверхбольших интегральных схем позволило создать автономный контроллер крейта, не превышая минимально возможные для контроллеров габариты — 2М. Этот контроллер в ряде случаев заменяет собой систему, состоя-

щую из микроЭВМ Электроника-60М со всей «начинкой» и обычного контроллера. Системы, построенные на его основе, более компактны, дешевы в производстве и просты в эксплуатации.

ОСНОВНЫЕ ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ КОНТРОЛЛЕРА

Процессор	программно совместим с процессором М2 микроЭВМ Электроника-60.
ОЗУ	28К 16-разрядных слов.
$T_{mov}R$	время выполнения команды MOV при регистровом методе адресации, 1,8 мкс.
$T_{mov}(R)$	время выполнения команды MOV при косвенно-регистровом методе адресации, 6,4 мкс.
$T_{ctr}(R)$	время выполнения команды CLR при косвенно-регистровом методе адресации, 2,0 мкс.
$T_{div}R$	время выполнения команды DIV при регистровом методе адресации, < 20 мкс.
$T_{fdiv}R$	время выполнения команды FDIV, < 510 мкс.
Интерфейс КАМАК программно совместим с контроллером СС-11.	
Число последовательных интерфейсов типа токовая петля 3 шт.	
Скорость передачи по токовой петле — 50 — 57600 бод.	
Питание +6 В, $I < 4,4$ А.	
ГАБАРИТЫ	2М.

СТРУКТУРА БЛОКА

В блоке можно выделить две основные части — процессорную часть и интерфейс КАМАК. Такое разделение облегчает рассмотрение, хотя и не является абсолютным (имеет место частичное совмещение узлов).

Процессорная часть может быть разделена на собственно процессор, оперативное запоминающее устройство — ОЗУ, постоянное запоминающее устройство — ПЗУ и устройства последовательного ввода/вывода — УПВВ (рис. 1).

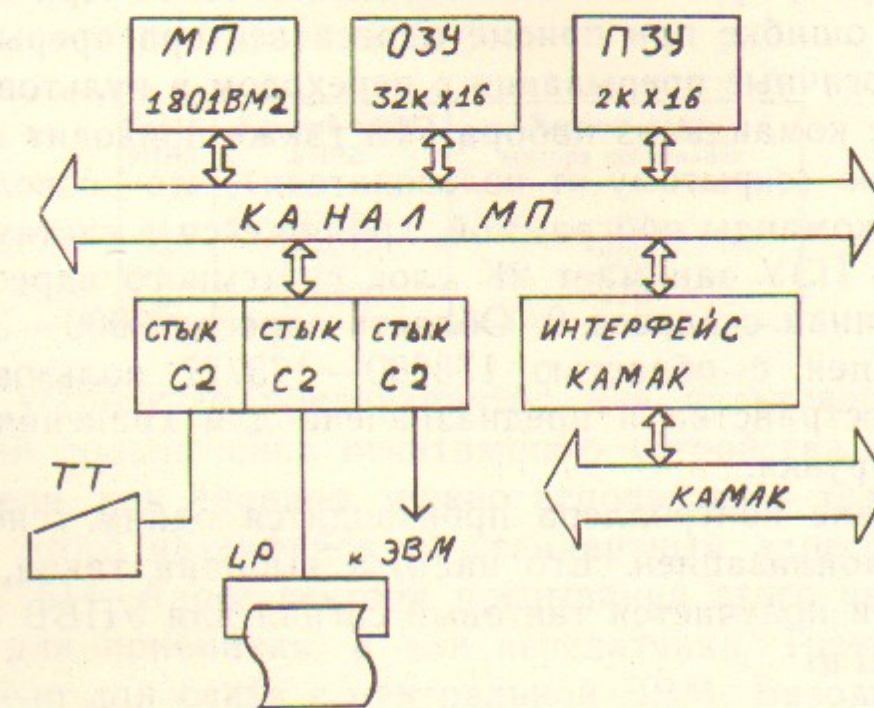


Рис. 1.

ПРОЦЕССОРНАЯ ЧАСТЬ

Процессор построен на основе микросхемы ЦПЭ К1801ВМ2. Этот микропроцессор в основном заменяет собой процессор М2. Для того, чтобы эта замена была полной, требуются дополнительные схемы, обеспечивающие запуск микропроцессора при включении питания и его тактирование, а также системное ПЗУ. Последнее необходимо для реализации пультового режима (когда процессор выполняет некоторое подмножество команд отладчика ODT) и эмуляции команд из набора FIS, работающих с числами в формате с плавающей запятой. Эти функции не были реализованы на кристалле.

Микропроцессор имеет два режима работы — SYSTEM и USER. Этим режимам работы соответствуют два независимых адресных пространства по 64К байт каждое.

В режиме SYSTEM микропроцессор работает в системном адресном пространстве и имеет 9 дополнительных команд для реализации пультового режима. Две из них обеспечивают доступ к адресному пространству режима USER.

В режиме USER работают программы пользователя (включая операционную систему). Появление в этом режиме команды HALT или опускание тумблера ПРОГРАММА/ПУЛЬТ вызывают преры-

вание с вектором, хранящимся в системном ПЗУ. При двойном за- висании, при ошибке при приеме адреса вектора прерывания про- исходят аналогичные прерывания с переходом в пультовой режим.

Появление команды из набора FIS также приводит к системно- му прерыванию (скрытому от пользователя), что позволяет эмули- ровать такие команды программой, хранящейся в системном ПЗУ.

Системное ПЗУ занимает 2К слов системного адресного про- странства, начиная с адреса 0. Область адресов 3000—3777 сдела- на совпадающей с областью 173000—173777 пользовательского адресного пространства и предназначена для хранения программ начальной загрузки.

Тактирование контроллера производится одним генератором с кварцевой стабилизацией. Его частота выбрана такой, что после деления на три получается тактовый сигнал для УПВВ с частотой, равной 4608 кГц.

$$F = 4608 \text{ кГц} \cdot 3 = 13824 \text{ кГц}$$

После деления на два получается тактовый сигнал для микро- процессора и контроллера ОЗУ. Его частота

$$F = 13824 \text{ кГц} / 2 = 6912 \text{ кГц}$$

Предельные паспортные тактовые частоты для использованных микросхем К1801ВМ2Б и К1801ВП1-030 составляют 8 МГц.

Ниже приведено время выполнения некоторых команд процес- сора в данной конфигурации.

Мнемоника	T, мкс
MOV R,R	1,8
MOV (R),(R)	6,4
BIS (R),(R)	7,6
INC (R)	1,8
CLR (R)	2,0
MUL R,R	16
DIV R, R	19
SOB	3,8
NOP	2,0

Устройства последовательного ввода/вывода УПВВ построены на основе микросхем К1801ВП1-035 и содержат, кроме того, схемы согласования уровней с интерфейсом типа «токовая петля», схемы выделения адресов УПВВ и формирования адресов векторов пре-

рываний. Ниже приведены адреса УПВВ и адреса векторов преры- ваний:

Номер УПВВ	Базовый адрес УПВВ	Базовый адрес вектора прерывания
1	177560	60
2	177510	200
3	176500	270

Первое устройство предназначено для пультового терминала. Второе—для подключения печатающего устройства. Заметим, что для этой цели, как правило, нужно использовать только передаю- щую часть этого интерфейса со стандартным адресом статусного регистра 177514. Адрес вектора прерывания этого интерфейса ра- вен 200 и для приемника, и для передатчика. Третье устройство предназначено для связи с центральной ЭВМ. Базовый адрес это- го интерфейса может быть заменен на любой другой перепрограм- мированием ПЛМ—дешифратора адресов, а базовый адрес векто- ра прерывания может быть изменен на 260, 240, 220 удалением перемычек. Схемы приемо-передатчиков приведены на рис. 2. Схе- мы подключения распространенных типов терминалов приведены в Приложении.

ИНТЕРФЕЙС КАМАК

Интерфейс КАМАК предоставляет процессору возможность ра- ботать с магистралью КАМАК. Он программно совместим с кон- троллерами КАМАК типа СС-11, К16, К0606 и аналогичными.

В цикле обмена по магистрали КАМАК требуется читать/пи- сать 24 разряда данных R1...R24/W1...W24, устанавливать функ- цию F (5 разрядов), адрес модуля N (кодируется 5 разрядами), субадрес (4 разряда), сигналы, I, C, Z, читать ответы модулей X, Q и проверять состояние запросов модулей L1—L23. При переда- че данных требуется одновременно управлять шинами W, F, N, A, что требует 38 битов информации. Этот поток информации нужно передать по 16-разрядной шине процессора. Организуя цикл обме- на по своей шине, процессор сначала устанавливает адрес ячейки памяти, к которой он обращается (адресная часть цикла), затем передает/принимает данные. Разряды N, A контроллер получает в адресной части цикла и сохраняет их в регистре адреса до следу-

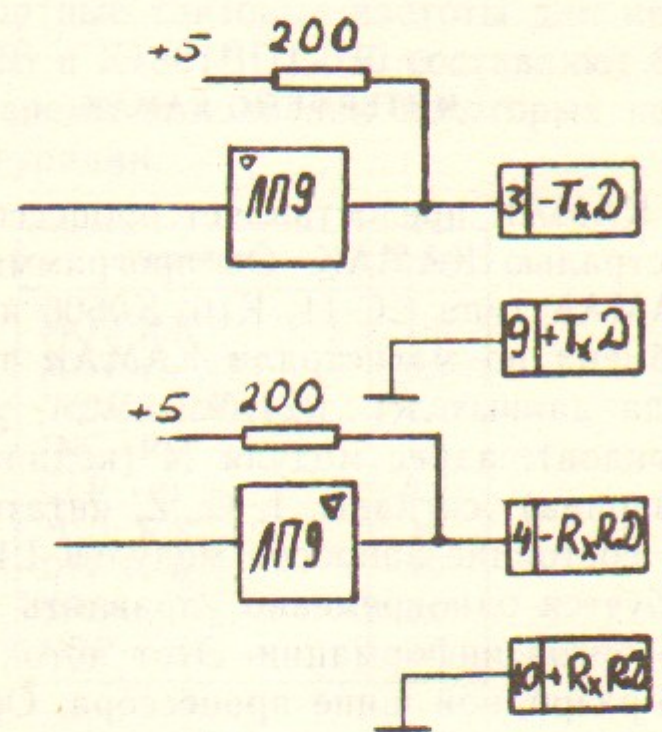
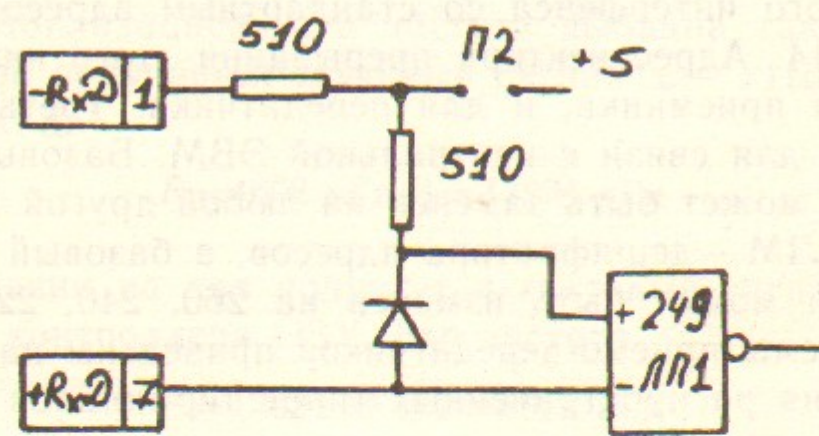
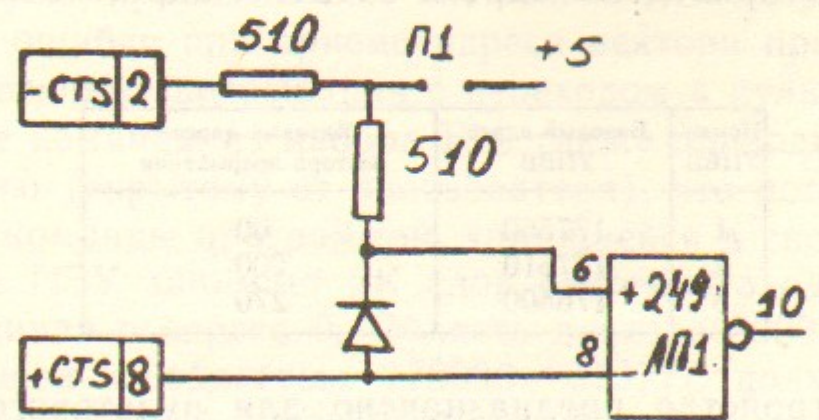


Рис. 2.

ющего цикла. Ниже показано преобразование адреса процессора в N и A:

1	1 1 1 1	1 0 N16	N8 N4 N2	N1 A8 A4	A2 A1 0
15	10	5	1	0	

Младший бит адреса никак не используется. Адреса модулей с $N > 23$ не используются. Таким образом, поле адресов крейта 174000—175377, что соответствует 368 словам. Номер модуля $N=0$ используется для обращения к внутренним регистрам контроллера. Если адрес соответствует одному из модулей крейта, то контроллер организует цикл КАМАК. Младшие 16 разрядов данных при этом передаются из процессора в модуль или из модуля в процессор. Таким образом, процессор работает с модулями КАМАК как с обычными ячейками памяти: за один цикл передается одно слово.

Однако, если мы желаем использовать все 24 разряда данных магистрали КАМАК, то мы должны тратить два цикла процессора на один цикл КАМАК, передавая 16 и оставшиеся 8 разрядов данных по очереди. Для хранения 8 старших разрядов в контроллере имеется регистр старшего байта.

К сожалению, для работы с модулями КАМАК, вообще говоря, недостаточно функций чтения и записи, которые процессор легко организует на своей шине. Стандарт КАМАК предусматривает использование до 32 функций для работы с модулями. Код функции предварительно должен быть записан в регистр состояния и управления контроллера. Получается, что в общем случае для организации одного цикла КАМАК требуется 3 цикла обмена для процессора. Если функция в процессе работы не меняется или изменяется только направление передачи данных (ввод/вывод), то ее достаточно записать один раз.

Работа с запросами модулей L осуществляется с помощью регистра маски и запросов.

РЕГИСТР СОСТОЯНИЯ И УПРАВЛЕНИЯ — CSR

CSR имеет адрес 174000 ($N=0$, $A=0$). Ниже дан формат регистра и описание всех значащих разрядов.

Q	X — I	— X E Z	C D D E	I F F 16 F 8	F 4 F 2 F 1
15		07			0

Обозначение	Доступ	Краткое описание
F1—F8	R/W	Разряды управляют линиями F1—F8 магистрали КАМАК.
F16	R/W	Разряд управляет линией F16, если F8=1; при F8=0 линия F16=0 в цикле ВВОДа в процессор и F16=1 в цикле ВЫВОДа.
IF	R/W	При IF=1 линия Inhibit будет установлена; при IF=0 состояние этой линии может быть проверено чтением разряда IL.
DE	R/W	Разрешение прерывания. Если D&DE=1, то устанавливается требование прерывания. DE автоматически сбрасывается после считывания вектора прерывания процессором.
D	R	D=1, если имеется хотя бы один немаскированный групповой запрос.
C	W	Запись «1» в этот разряд вызывает цикл CLEAR на магистрали КАМАК.
Z	W	Запись «1» в этот разряд вызывает цикл ZERO на магистрали КАМАК.
XE	R/W	Разрешение запроса на прерывание по X=0.
IL	R	Соответствует состоянию линии Inhibit.
X, Q	R	Разряды, хранящие ответы модуля КАМАК на последний цикл на магистрали. Ответы фиксируются по стробу SI.
—		Разряды не используются, читаются как 0.

РЕГИСТР МАСКИ И ЗАПРОСОВ — DMR

DMR имеет адрес 174002 (N=0, A=1). Ниже дан формат регистра и описание всех его разрядов.

D8	D7 D6 D5	D4 D3 D2	D1 M8 M7	M6 M5 M4	M3 M2 M1
15			07		0

D1—D8 групповые запросы, доступные только для чтения.
M1—M8 соответствующие им разряды маски. M=1 разрешает, M=0 запрещает запрос.

РЕГИСТР СТАРШЕГО БАЙТА — HBR

HBR имеет адрес 174004 (N=0, A=2). Реально имеются два регистра, один из которых от процессора только читается. Знача-

щими являются только младшие 8 разрядов регистра. Ниже даны формат регистра и описание всех значащих разрядов.

HBR(W)	W24 W23	W22 W21 W20	W19 W18 W17
	07		0
HBR(R)	R24 R23	R22 R21 R20	R19 R18 R17
	07		0

Запись в регистр HBR(R) производится в цикле чтения с магистрали КАМАК по стробу SI.

Пример программирования 1.

Ниже приводится пример программы на языке ассемблера, которая записывает в модуль КАМАК 24-разрядное слово и затем считывает его.

```

F0=0 ;код функции чтения
F16=16 ;код функции записи
CSR=174000 ;адрес CSR
HBR=CSR+4 ;адрес HBR
N=2 ;номер позиции модуля в крейте
CAMAC=CSR+(N*40) ;адрес модуля в крейте
START: ;программа начинает работать отсюда
; запись в модуль
WRITE: MOV #F16,@#CSR ;запись кода функции в CSR
MOV MEM2,@#HBR ;запись старших разрядов данных в HBR
MOV MEM1,@#CAMAC ;запись всего слова в модуль
; чтение из модуля
;функцию чтения записывать в CSR
;в данном случае не обязательно
READ: MOV @#CAMAC, MEM3 ;читаем 16 младших разрядов в MEM3,
;а 8 старших в HBR
MOV @#HBR, MEM4 ;читаем 8 старших разрядов в MEM4
HALT ;останавливаем программу
MEM1: .WORD 125252 ;разряды W16—W1
MEM2: .WORD 252 ;разряды W24—W17
MEM3: .WORD 0 ;разряды R16—R1
MEM4: .WORD 0 ;разряды R24—R17
.END START ;конец программы

```


СИСТЕМА ОБРАБОТКИ ЗАПРОСОВ МОДУЛЕЙ LAM

Запросы модулей LAM и внутренний запрос по ответу модуля X=0 группируют в 8 групповых запросов в соответствии с приведенной ниже таблицей:

Запросы	Группа	Бит D	Бит M	Адр. вектора
L01 — L04	D1	000001	000400	374
L05 — L08	D2	000002	001000	370
L09 — L11	D3	000004	002000	364
L12 — L14	D4	000010	004000	360
L15 — L17	D5	000020	010000	354
L18 — L20	D6	000040	020000	350
L21 — L23	D7	000100	040000	344
X=0	D8	000200	100000	340

Запрос по отсутствию ответа X от модуля (X=0) формируется только при XE=1 (в CSR). Читая регистр DMR, процессор может проверить состояние групповых запросов D. Единица в разряде маски, соответствующем данному запросу, разрешает участие этого запроса в формировании суммарного запроса D (в CSR). D=1, если имеется хотя бы один немаскированный запрос модуля.

$$D = \sum_{i=1}^8 D_i M_i$$

Если D=1 и DE=1, то схема обработки запросов генерирует запрос на прерывание. Адреса векторов прерывания, соответствующие различным запросам, приведены в таблице, данной выше. По окончании ввода адреса вектора прерывания в центральный процессор разряд DE автоматически сбрасывается (DE=0), чтобы предотвратить повторное прерывание от того же источника запроса. При наличии нескольких запросов одновременно отдается вектор прерывания, соответствующий наиболее приоритетному запросу. Высший приоритет принадлежит запросу D1.

Пример программирования 2.

Ниже приводится пример программы на языке ассемблера, которая считывает данные из модуля КАМАК по прерыванию от модуля.

```

CSR=174000      ;адрес CSR
DE=100         ;бит DE
N=16           ;номер позиции модуля в крейте
CAMAC=CSR+⟨N*40⟩ ;адрес модуля
DMR=CSR+2      ;адрес DMR
M=20           ;бит маски
VADR=354       ;адрес вектора прерывания
; подпрограмма считывания данных по прерыванию
SUB:  MOV @#CAMAC,R0      ;чтение данных из модуля в R0
      RTI                 ;возврат из подпрограммы
      ;обработки прерывания
; основная программа
START: MOV #SUB,@#VADR    ;запись адреса подпрограммы обработки
      ;прерывания в 1-е слово вектора прер.
      MOV #340,@#⟨VADR+2⟩ ;запрет вложенных прерываний
      MOV #M,@#DMR        ;размаскирование запроса
      BIS #DE,@#CSR       ;разрешение прерываний
1$:   BR 1$                ;ожидание прерывания
      .END START          ;конец программы

```

ИНИЦИАЛИЗАЦИЯ КОНТРОЛЛЕРА

При включении питания в крейте и при нажатии кнопки «СТАРТ» на передней панели контроллера происходит инициализация контроллера. Центральный процессор при этом выполняет программу начальной загрузки, хранящуюся в системном ПЗУ, либо переходит в пультовой режим. На магистрали КАМАК выполняется цикл «Z»; регистры HBR, DMR обнуляются, все разряды CSR, кроме X, тоже обнуляются, а разряд X при инициализации устанавливается в «1».

ДОПОЛНИТЕЛЬНЫЕ ВОЗМОЖНОСТИ, ОСОБЕННОСТИ

Быстрая проверка Q. При работе с функциями КАМАК, не передающими данные (разряд F8=1), на шину данных устанавливается разряд CSR Q на линию D15. Это позволяет прочитать ответ Q, не затрачивая лишней команды, например:

```

MOV #8.,@#174000 ;F8→CSR
MOV @#174100,R0  ;выполнение F8, считывание Q.

```

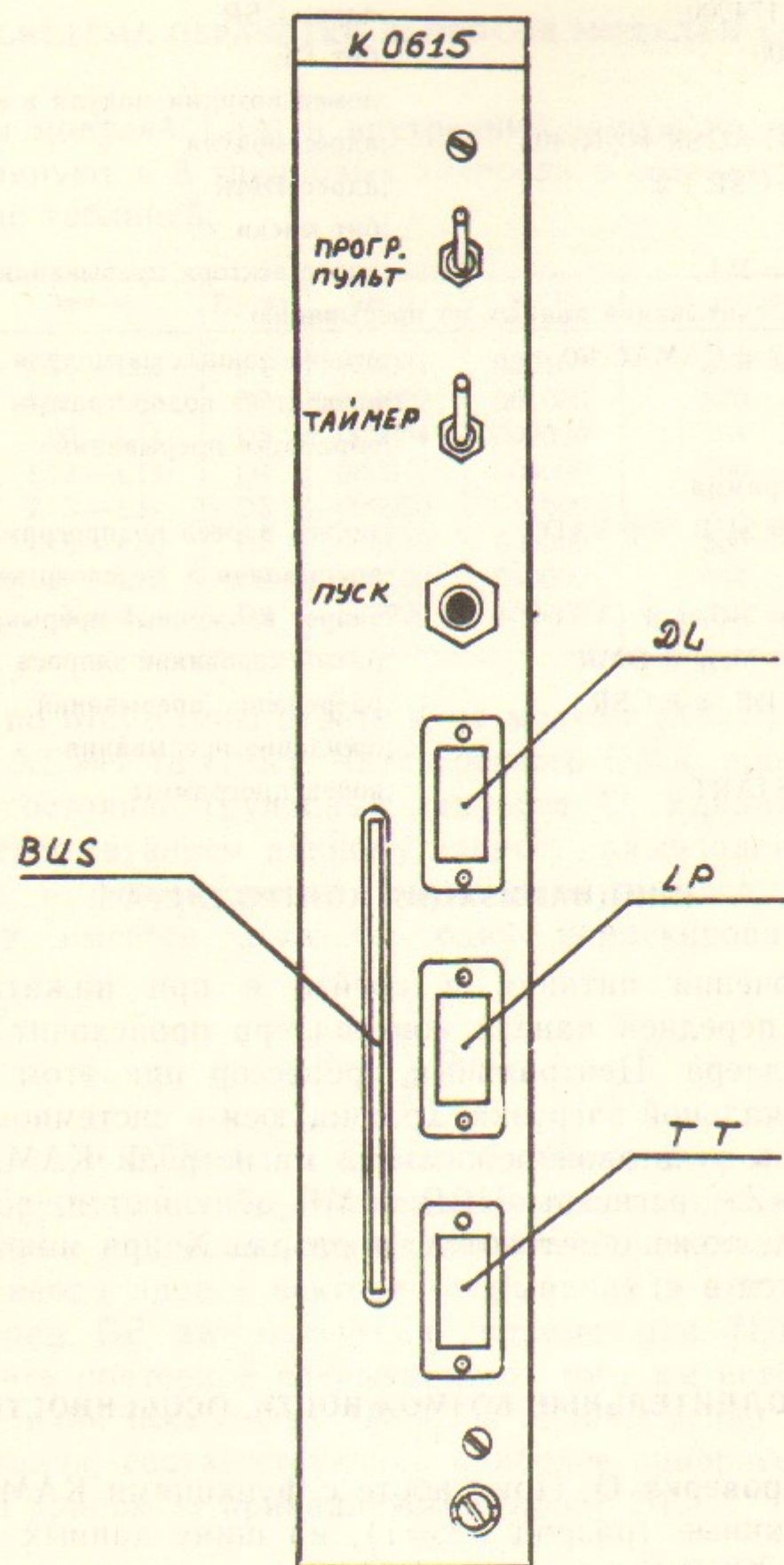



Рис. 3.

Дополнительные команды пультового режима. Были введены две дополнительные команды пультового режима:

- 1) команда « \rangle » -- ветвление: закрывает текущую ячейку, открывает ячейку, на которую указывает команда ветвления;
- 2) команда « \langle »: закрывает текущую ячейку, открывает ячейку, которая была открыта последней до выполнения одной из команд: « $-$ », « $@$ », « \langle ».

КОНСТРУКТИВНОЕ ИСПОЛНЕНИЕ

Прибор выполнен в виде модуля КАМАК 2М. На передней панели контроллера имеются элементы управления: кнопка «СТАРТ» для инициализации контроллера, переключатель «ПРОГРАММА/ПУЛЬТ» для принудительного перевода процессора в пультовой режим и выключатель «ТАЙМЕР», позволяющий включать/выключать встроенный 50 Гц-таймер (рис. 3). Кроме того, на передней панели имеются разъемы УПВВ для подключения терминала, печатающего устройства и связи с центральной ЭВМ. На печатный разъем выведена магистраль процессора. Пользователю не рекомендуется подключать к этой магистрали дополнительные устройства по двум причинам:

- 1) значительная емкостная или омическая нагрузка магистрали может привести к потере работоспособности контроллера;
- 2) магистраль процессора ускорена по сравнению с магистралью ЭВМ Электроника-60, поэтому не гарантируется совместимость с устройствами, разработанными для подключения к Электроника-60.

В заключение авторы считают своим долгом выразить благодарность Э.А. Куперу за постоянное внимание к работе и А.Д. Орешкову, В.П. Останину за полезные обсуждения многих вопросов данной работы на начальном этапе.

ЛИТЕРАТУРА

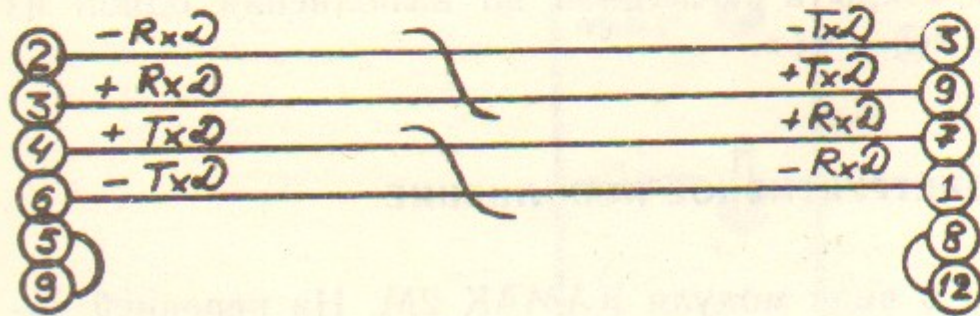
1. Система КАМАК. Требование к крейту и вставным блокам, ГОСТ 27080-86.
2. Нифонтов В.И., Орешков А.Д., Путьмаков А.Н., Скарин И.А. Контроллер и драйвер для организации связи в последовательном виде между ЭВМ Электроника-60 и крейтами КАМАК. Препринт 82-90 ИЯФ СО АН СССР. Новосибирск, 1982.

Приложение

МС7401 \Leftrightarrow К0615

РП15-15ШВВ

РШ2Н-1-23

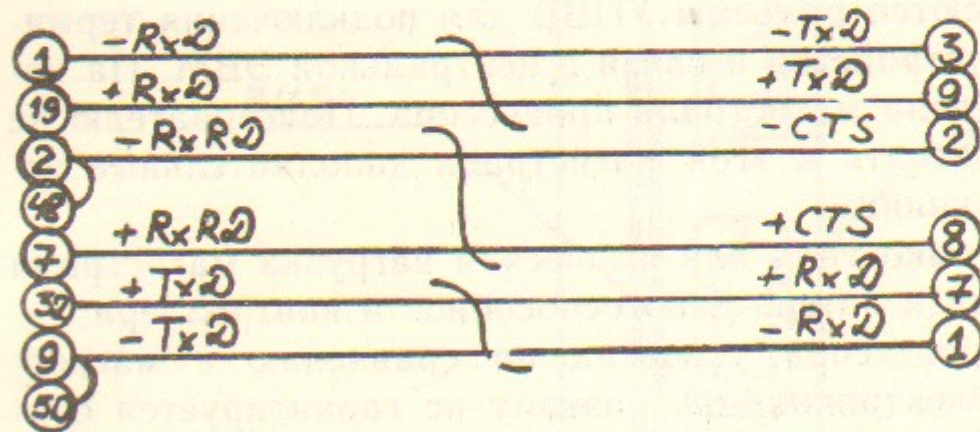


П1 замкнута

ДС2000 \Leftrightarrow К0615

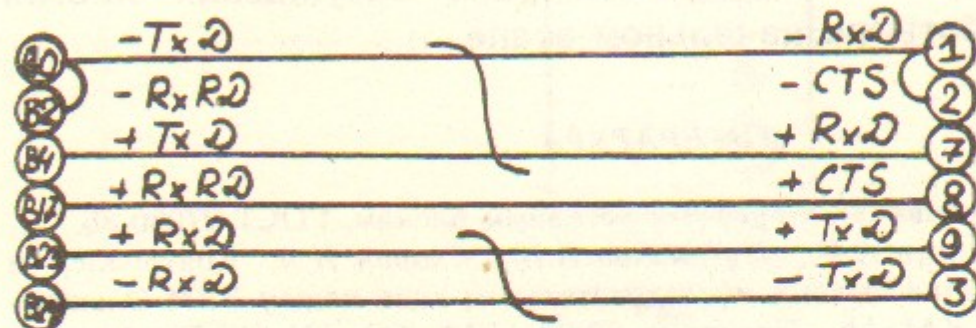
РПМ7-50Ш-КП

РШ2Н-1-23



ВДТ52100 \Leftrightarrow К0615

РШ2Н-1-23



В.Р. Козак, А.Г. Тютюник, Н.П. Уваров

Автономный контроллер крейта К 0615

Ответственный за выпуск С.Г.Попов

Работа поступила 8 февраля 1988 г.
 Подписано в печать 16.02 1988 г. МН 08107
 Формат бумаги 60×90 1/16 Объем 1,3 печ.л., 1,0 уч.-изд.л.
 Тираж 290 экз. Бесплатно. Заказ № 31

Набрано в автоматизированной системе на базе фото-
 наборного автомата ФА1000 и ЭВМ «Электроника» и
 отпечатано на ротапринтере Института ядерной физики.
 СО АН СССР,
 Новосибирск, 630090, пр. академика Лаврентьева, 11.