

В.Ф. Гурко, А.Н. Квашнин, Д.В. Моисеев, А.Д. Хильченко

Институт ядерной физики им. Г.И. Будкера
630090, Новосибирск, РФ

Аннотация

В работе приведено описание 128-ми канальной синхронной системы сбора данных, включающей в свой состав до шестнадцати восьмиканальных модулей регистрации формы однократных импульсных сигналов и модуль контроллера системной шины Еврокрейта, взаимодействующий с базовым компьютером диагностического комплекса по линии связи Ethernet 10/100 Base в рамках протоколов TCP/IP.

Модули регистрации построены на базе 12-ти разрядных АЦП. Отсчеты АЦП фиксируются в буферных ЗУ объемом до 1М слов/канал. Измерение текущего значения амплитуды входных сигналов во всех каналах регистрации производится одновременно, с разбросом моментов взятия отсчетов между каналами не более 3 нс. Максимальная частота дискретизации составляет 1 МГц. Выбор шкалы преобразования по амплитуде и величине смещения нуля для каждого канала регистрации, а также текущего значения единичной частоты дискретизации, используемого объема буферных ЗУ и режима работы системы производится программно. В системе реализованы четыре режима работы – непрерывный, страничный, непрерывный с регистрацией предистории и страничный с предисторией. В любом из указанных режимов возможен программный или внешний запуск процесса регистрации, а также формирование его временной шкалы с помощью внутреннего или внешнего опорного генератора.

Система предназначена для регистрации данных в многоканальных диагностических комплексах экспериментальных термоядерных установок.

ИЯФ 2003-3

СИНХРОТРОННАЯ 128-КАНАЛЬНАЯ СИСТЕМА РЕГИСТРАЦИИ ИМПУЛЬСНЫХ СИГНАЛОВ

В.Ф. Гурко, А.Н. Квашнин,
Д.В. Моисеев, А.Д. Хильченко

Simultaneously sampling 128-channel data recording system

V.F. Gurko, A.N. Kvashnin, D.V. Moiseev, A.D. Khilchenko

Simultaneously sampling data recording system consist from up to sixteen eight channels high speed ADC modules and system bus control unit that interacts with the base computer of the diagnostic system through Ethernet 10/100 transmission line. ADC modules are designed on the base the 12-bit ADCs. The capacity of the memory unit that used for the ADC samples storage is 1Mword.

Новосибирск
2003

© Институт ядерной физики им. Г.И. Будкера СО РАН

Введение

Современные экспериментальные плазменные установки имеют энергетические времена жизни высокотемпературной плазмы, достигающие нескольких десятков секунд. Основное направление работ, проводимых на этих установках, связано с исследованием так называемых “критических” режимов, направленных на поиск механизмов подавления различного рода плазменных неустойчивостей, а также с инженерной отработкой наиболее ответственных конструктивных элементов будущего опытного термоядерного реактора. Большая временная база, высокое временное и амплитудное разрешение, широкий частотный спектр и многоканальность, – определяющие требования, предъявляемые к средствам регистрации данных диагностических комплексов плазменных установок, используемых при проведении подобных исследований.

Создание удовлетворяющих указанным требованиям средств регистрации сопряжено с необходимостью решения ряда инженерных и технологических задач. В первую очередь эти задачи связаны с разработкой оптимальной структуры построения многоканальных измерительных подсистем и с выбором базового конструктива их исполнения. Весьма важной является корректность выбора типа интерфейса и драйвера, обеспечивающих приемлемую скорость передачи информации в канале связи с вычислительными средствами диагностического комплекса, а также элементной базы и адекватных ей средств проектирования, используемых при разработке базовых измерительных и управляющих модулей.

С технической точки зрения, применение для построения многоканальных систем регистрации данных современных установок популярного в прошлом стандарта КАМАК и используемых в его рамках средств сопряжения с вычислительной техникой стало уже неэффективным из-за относительно высокой стоимости крейгов, их громоздкости и, самое главное, низкой пропускной способности объединительной магистрали, ее жесткой специализации и ориентации на давно устаревшую элементную базу. Более привлекательным сегодня выглядит вариант построения таких систем, основанный на использовании евромеханики, обладающей существенно большей гибкостью конст-

руктивов и свободой в выборе специализированных шин межмодульного сопряжения, а также последовательных линий связи на базе Ethernet 10/100Base, работающих в рамках протокола TCR/IP. Высокая скорость передачи данных и независимость от конструктивных особенностей системной платы базового компьютера диагностического комплекса, а также простота написания драйверов, – несомненные преимущества линий связи этого типа.

При разработке системы сбора данных, рассматриваемой в данной работе, ставилась задача создания на базе конструкторов Евромеханики и канала связи Fast Ethernet простого в эксплуатации и производстве многоканального синхронного регистратора средней производительности (частота дискретизации – единицы МГц) с относительно широкими амплитудным динамическим диапазоном (12 разрядов) и большой глубиной памяти (до 1 миллиона отсчетов/канал), обладающего приемлемыми для плазменного эксперимента функциональными возможностями.

Построение системы

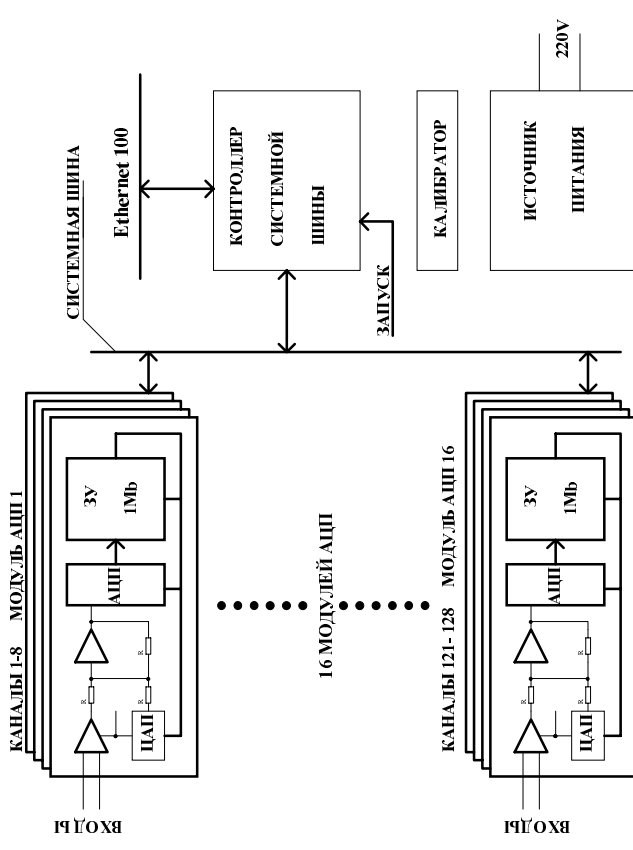


Рис. 1. Схема построения системы сбора данных.

Схема построения системы сбора данных приведена на рис. 1. В ее состав входят:

- до 16-ми восьмиканальных модулей регистрации формы одно-кратных импульсных сигналов,
- объединительная магистраль (системная шина) еврокрейта,
- контроллер системной шины,
- калибратор, формирующий набор тестовых сигналов, используемых при проверке технических характеристик модулей регистрации,
- источник питания крейта с трансформаторной гальванической развязкой и линейной схемой стабилизации выходных напряжений.

Восьмиканальные модули регистрации, включающие в свой состав тракты аналого-цифрового преобразования и буферные запоминающие устройства (ЗУ), выполняют в системе функции подчиненных устройств, работающих под контролем управляющего модуля – контроллера системной шины. С помощью последнего, на этапе подготовки регистраторов к работе, осуществляется загрузка пределов по амплитуде и величины начального сдвига нуля шкалы преобразования в каждый канал регистрации, определяются значения единой для всех каналов частоты дискретизации АЦП и используемого объема ЗУ, задается мода записи данных в ЗУ: непрерывная, страничная, непрерывная с предисторией либо страничная с предисторией, выбираются внутренний или внешний источники опорных синхроимпульсов, а также импульсов запуска.

В режиме регистрации данных контроллер системной шины формирует единую для всех модулей регистрации последовательность сигналов управления и синхронизации. По окончании регистрации контроллер обеспечивает передачу данных из ЗУ регистраторов по линии связи Ethernet 10/100Base базовому компьютеру диагностического комплекса.

Модуль регистрации

Функциональная схема построения модуля регистрации приведена на рис. 2. В его состав входят:

- восемь идентичных аналоговых трактов, предназначенных для согласования диапазона изменения входного сигнала со шкалой преобразования АЦП по амплитуде,

- два двенадцатиразрядных четырехканальных АЦП TDS1206, осуществляющих преобразование текущего значения амплитуды входных сигналов в код,
- ЗУ объемом до 1М отсчетов/канал, накапливающее результаты измерений АЦП,
- двунаправленные шинные формирователи, связывающие АЦП с шиной данных БЗУ модуля регистрации,
- регистр пределов по амплитуде,
- интерфейс системной шины.

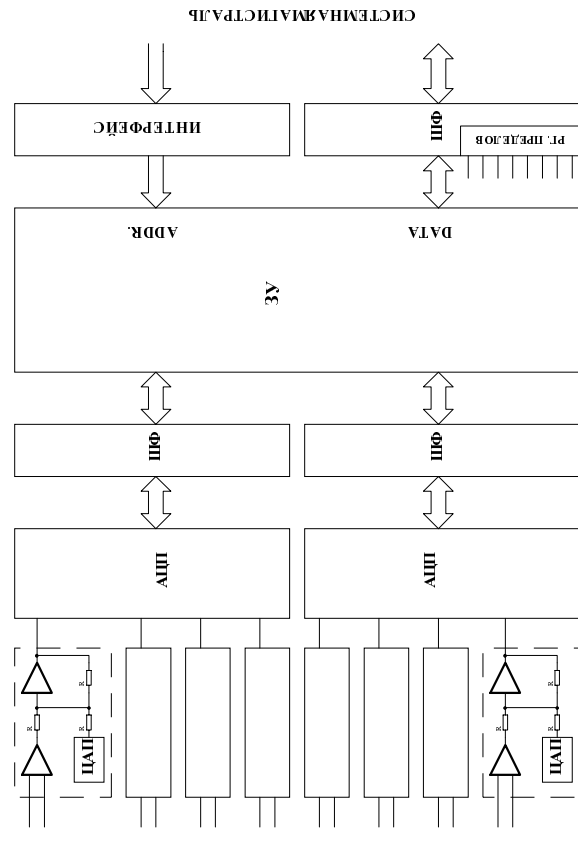


Рис. 2. Функциональная схема модуля регистрации.

В процессе разработки аналогового тракта модуля регистрации ставилась задача поиска простых схемотехнических решений, обеспечивающих:

- дифференциальный прием входных сигналов в каждом канале регистрации с целью эффективного подавления синфазных наводок,
- программное управление смещением шкалы преобразования АЦП в область изменения входного сигнала (положительный, отрицательный или знакопеременный сигнал),

- программное управление коэффициентом передачи аналогового тракта с целью адаптации диапазона изменения входного сигнала к шкале преобразования АЦП по амплитуде,
- сдвиг уровня нуля выходного сигнала аналогового тракта (0 В) для согласования с уровнем нуля шкалы преобразования АЦП (+ 2.5 В),
- получение результирующей погрешности коэффициента передачи аналогового тракта в полосе частот входного сигнала 0 – 0.5 МГц не более 1 мл. разряда АЦП во всем диапазоне рабочих температур.

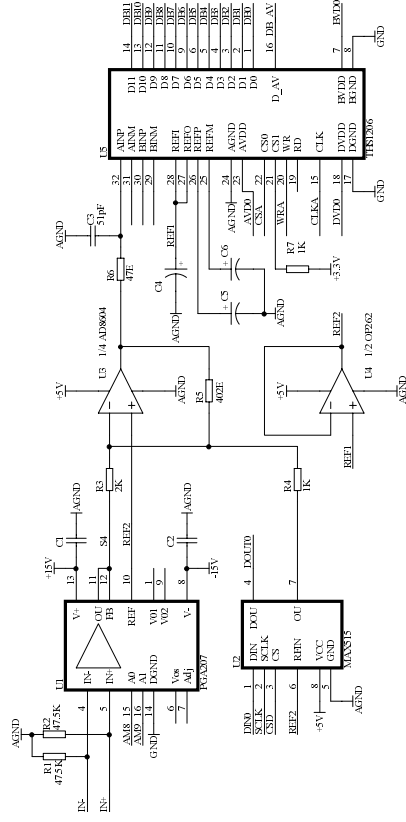


Рис. 3. Схема построения аналогового тракта.

Схема построения аналогового тракта, отвечающего указанным требованиям, приведена на рис. 3. Его ключевым элементом является входной широкополосный инструментальный усилитель PGA207A с программно изменяемым коэффициентом передачи. Входной дифференциальный каскад усилителя обеспечивает эффективное подавление синфазных наводок и защиту от перегрузок (допустимый диапазон изменения входного сигнала –40 В – +40 В при рабочем диапазоне –5 – +5 В), а внутренний резистивный делитель с соответствующим набором ключей позволяет получить любой из 4-х возможных коэффициентов передачи – 1/1, 2/1, 5/1 или 10/1. Сдвиг нуля выходного сигнала инструментального усилителя на уровень +2.5 В, соответствующий нулю шкалы преобразования АЦП при обработке им знакопеременного сигнала, производится с помощью опорного напряжения, формируемо-

го АЦП и подаваемого на вход “ref” выходного каскада через промежуточный буферный повторитель.

10-разрядный ЦАП с SPI интерфейсом MAX515 используется для смещения нуля шкалы преобразования АЦП. В модуле регистрации, с целью сокращения числа интерфейсных шин, регистры данных ЦАП при загрузке включаются последовательно и используют единый SPI интерфейс. В качестве источника опорного напряжения, задающего диапазон изменения выходных напряжений ЦАП, использован внутренний опорный источник АЦП. Применение общего для всех элементов аналогового тракта источника опорного напряжения позволило жестко связать между собой во всем рабочем температурном диапазоне значение шкалы преобразования АЦП по амплитуде, диапазон выходных сигналов ЦАП и напряжение смещения уровня выходного сигнала инструментального усилителя, упростить схемотехнику и минимизировать затраты на построение наиболее ответственных аналоговых узлов.

Согласующий усилитель аналогового тракта U3 выполняет функции сумматора выходных сигналов инструментального усилителя и ЦАП относительно уровня U_{ref} , а также обеспечивает, совместно с R6 и C3, эффективное подавление коротких импульсов тока на входе АЦП в моменты фиксации его входным устройством выборки и хранения текущих значений амплитуды входного сигнала.

Аналоговый тракт, построенный по описанной схеме, обладает приемлемыми частотными и динамическими характеристиками. Полоса пропускания (по уровню 0.7) достигает 2 МГц, а время установления выходного сигнала на точность 10^{-4} не превышает 2-х микросекунд при любых значениях коэффициента передачи.

АЦП THS1206, используемые в модуле регистрации, – четырехканальные. Уникальная особенность этих АЦП заключается в том, что текущие значения амплитуды всех четырех входных сигналов фиксируются его схемами выборки одновременно, с разбросом во времени не более 0.5 нс. Затем эти значения преобразуются в код и записываются в определенной последовательности во встроенный FIFO, емкостью в 16 слов.

Наряду с четырехканальным режимом работы АЦП, характеризующимся значением частоты дискретизации до 1 МГц по всем каналам, в регистраторе реализуются два вспомогательных режима работы АЦП: двухканальный с частотой дискретизации до 2 МГц и одноканальный с частотой дискретизации до 4 МГц. Выбор любого из указан-

ных режимов работы производится программно, посредством загрузки внутренних регистров управления АЦП во время выполнения процедуры инициализации модулей регистрации.

Синхронность проведения измерений по всем каналам – очевидное преимущество АЦП THS1206. Наличие же в нем буферного FIFO позволяет существенно упростить логику построения схемы управления БЗУ регистратора из-за допустимой асинхронности в работе узлов преобразования и накопления результатов измерений.

ЗУ модуля регистрации – двадцатичетырехразрядное. В режиме регистрации данных оно осуществляет прием данных сразу от двух АЦП, включенных параллельно по отношению к синхросигналу, определяющему текущее значение частоты дискретизации. Между ЗУ и АЦП включены вспомогательные буферные двунаправленные шинные формирователи – SN74ALVS245A. Основное назначение этих формирователей – снизить значение емкостной нагрузки на выходы FIFO и, соответственно, определяемой ею амплитуды паразитных импульсов тока через вывод питания кристалла АЦП до приемлемого значения, не сказывающегося на точности работы узла А-Ц преобразования. ЗУ модулей регистрации построено с использованием кристаллов К6Т4008V1С, имеющих организацию 512К*8. Объем памяти каждого канала регистрации, в зависимости от назначения системы, может изменяться программно в диапазоне от 128К слов до 1М слов блоками по 128К слов.

Благодаря наличию FIFO в кристаллах АЦП трактов преобразования схема управления модуля регистрации предельно упрощена. Она включает в свой состав простой интерфейс к системной магистрали, построенный на программируемой матрице EPM3064TQFP100 и шинных формирователях SN74ALVS245A. Формирователи обеспечивают прием с системной магистрали текущего адреса ЗУ, сигналов управления работой АЦП и всех остальных узлов модуля регистрации. ЗУ, регистра пределов по амплитуде, буферных формирователей шины данных АЦП, ЦАП, а также двунаправленный обмен данными между ЗУ и контроллером системной шины.

Контроллер системной шины

Ядром контроллера системной шины является мезонинный коммуникационный модуль SO-DIMM Webnet/ARM на базе 32-х разрядного процессора семейства ARM7TDMI S3C4530, работающего под

управлением ОС uCLinux. На мезонинной плате размещены процессор и набор периферийных устройств, состоящий из UART, контроллера Ethernet 10/100Base, контроллера DMA, контроллера прерываний, DRAM объемом в 16Мб и загрузочного ЗУ на базе Flash, объемом 8Мб. Предусмотренная ОС uCLinux, протоколы поддержки сетевого интерфейса, файловая система и прикладной пользовательский код исходно заносится во Flash и инициализируются сразу же после включения питания модуля.

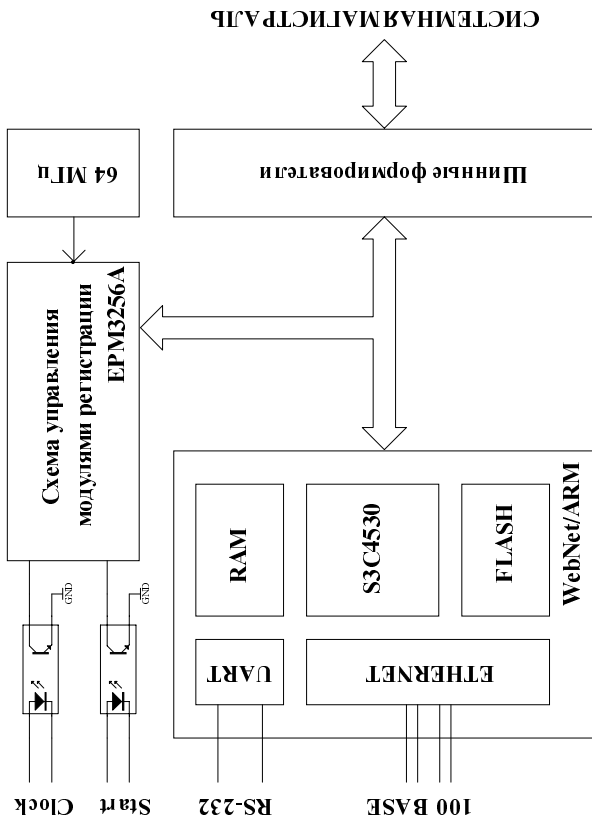


Рис. 4. Схема построения контроллера системной шины.

Помимо Webnet/ARM в состав контроллера системной магистрали входят (рис. 4.):

- схема управления модулями регистрации, реализованная на базе программируемой матрицы EPM3256A фирмы Altera,
- задающий кварцевый генератор с частотой следования синхроимпульсов 64 МГц,
- приемник внешних синхроимпульсов и импульсов запуска,

- шинные формирователи, сопрягающие схему управления и процессорный модуль с объединительной магистралью системы сбора данных.

Базовые регистры схемы управления, а также регистры управления АЦП и регистры выбора пределов по амплитуде модулей регистрации отображены в адресном пространстве процессора в виде прямо адресуемых устройств ввода/вывода. ЗУ модулей регистрации представлены на шине процессора в виде 32-х банков 32-х разрядного SRAM с объемом каждого банка в 512К байт.

Набор базовых регистров схемы управления состоит из:

- двух 16-ти разрядных регистров состояния CSR0 и CSR1,
- 16-ти разрядного регистра данных ЦАП;
- двух 16-ти разрядных регистров начального адреса режима предистории RADR.

Помимо регистров в состав схемы управления входят:

- контроллер шины SPI, используемый процессором для загрузки нуля ЦАП модулей регистрации значений напряжений сдвига нуля шкал преобразования АЦП по амплитуде,
- контроллер цикла регистрации, управляющий работой АЦП, буферных шинных формирователей и ЗУ модулей регистрации в процессе накопления данных,
- формирователь временной диаграммы базовых сигналов управления системной магистралью.

Сценарий работы контроллера можно представить в виде исполнения им последовательности процедур, связанных с:

- инициализацией АЦП модулей регистрации посредством загрузки необходимой последовательности управляющих констант в их регистры управления,
- загрузкой пределов преобразования по амплитуде и значения напряжений смещения нуля аналогового тракта в каждый модуль регистрации;
- выбором требуемого значения частоты дискретизации АЦП и режима работы системы посредством загрузки регистров состояния схемы управления контроллера системной шины;
- разрешением начала процедуры регистрации данных по внешнему импульсу запуска или по команде процессора,

- считыванием данных из ЗУ модулей регистрации и их передачей по каналу связи Ethernet 10/100 Base базовому компьютеру диагностического комплекса.

Рассмотрим выполнение каждой из указанных процедур более подробно.

Инициализация АЦП модулей регистрации проводится с целью сброса указателей адреса FIFO кристаллов THS1206 в исходное состояние, выбора режима работы узла А-Ц преобразования, а также определения числа и указания номеров активных каналов АЦП, используемых в последующем цикле регистрации данных. Процедура инициализации АЦП производится процессором контроллера системной магистралью последовательными обращениями к регистру состояния схемы управления CSR0 и к регистрам состояния АЦП. При обращении к регистру CSR0, посредством загрузки разрядов с 15 по 11, определяется номер модуля регистрации, в АЦП которого будет производится запись управляющих констант. Эти константы загружаются в регистры обоих АЦП выбранного модуля регистрации одновременно. Младшие 12 разрядов 32-х разрядного слова данных при обращении процессора к регистрам АЦП передаются по магистрале к первому АЦП, а разряды с 16 по 27 – ко второму.

Загрузка пределов преобразования по амплитуде выполняется аналогично процедуре инициализации. Сначала, обращением к регистру CSR0 схемы управления, процессор выбирает номер модуля регистрации. Затем, обращением к регистру пределов по амплитуде, он заносит данные в регистры пределов обоих АЦП. Взаимосвязь содержимого первого и второго регистров пределов и значений коэффициентов передачи аналоговых трактов модуля регистрации приведена в приложении.

Загрузка значений напряжений смещения нуля аналогового тракта в ЦАП (после завершения процедуры выбора модуля регистрации обращением к CSR0) производится с помощью контроллера шины SPI, осуществляющего преобразование параллельного формата слова данных, загружаемого процессором в регистр данных ЦАП, в последовательный, а также формирование сигналов управления процедурой загрузки ЦАП – SCLK_{dac} и CS_{dac}. Поскольку в модулях регистрации приемные регистры данных ЦАП включены последовательно, для их загрузки необходимо сформировать последовательность из $8 \cdot 16 = 128$ бит данных, синхроследовательность SCLK_{dac} той же длины, а

также обрамляющий синхроимпульс CS_{disc} . Формирование последовательности данных и синхроимпульсов производится контроллером SPI шины блоками по 16 бит сразу же после записи процессором в его регистр RDATA очередного слова данных. Обрамляющий синхросигнал CS_{disc} переводится контроллером в активное состояние перед передачей по каналу SPI первого слова данных, предназначенного для ЦАП нулевого канала, а снимается после передачи последнего, 8-го слова. Помимо синхросигналов, контроллер SPI формирует флаг WAIT, сигнализирующий процессору о занятости исполнением передачи очередного слова данных в ЦАП. Этот флаг передается процессору через регистр состояния CSR0. При активном состоянии флага WAIT запись очередного слова данных процессором в контроллер SPI запрещена.

Выбор частоты дискретизации АЦП, режима работы системы и разрешение запуска производится посредством процедуры загрузки процессором управляющих полей регистров состояния CSR0 и CSR1. Значение частоты дискретизации определяется состоянием разрядов $\text{tik}[2..0]$, режим работы системы – состоянием разрядов $\text{mode}[1..0]$ и $\text{nr}[1..0]$, а используемый объем 3У модулей регистрации – разрядами $\text{I}[2..0]$ регистра CSR1.

Запуск системы может производиться программно, переводом в единичное состояние разряда WORK регистра CSR0, либо по внешнему импульсу синхронизации. В последнем случае единичное состояние разряда INT/EXT регистра CSR0 выполняет функции разрешения работы системы по внешнему импульсу, поступающему на схему управления с разьема “запуск” передней панели модуля контроллера через оптронную развязку.

Характер выполнения процедуры регистрации данных во многом зависит от выбранного режима работы системы. Простейшим из реализуемых является **непрерывный режим** ($\text{mode}[1..0] = 0$). Процесс регистрации данных в этом режиме начинается по программному или внешнему запуску системы и продолжается до заполнения объема 3У, заданного полем $\text{I}[2..0]$ регистра состояния CSR1.

Всеми модулями регистрации в любом из режимов работы системы управляет контроллер цикла регистрации, формирующий на системной магистрали необходимый набор сигналов управления для АЦП, 3У и других устройств. Сигналы управления привязаны к опорной последовательности синхроимпульсов внутреннего генератора, опреде-

ляющего значение единой частоты дискретизации АЦП для всех модулей регистрации. Текущее значение частоты дискретизации определяется состоянием разрядов поля $\text{tik}[2..0]$ регистра CSR1.

В моде работы системы с внешним генератором ($\text{tik}[2..0] = 7$) контроллер цикла переходит в ждущий режим. С привязкой к положительному или отрицательному фронту каждого синхроимпульса от внешнего генератора (в зависимости от состояния разряда r_clk CSR0) он формирует сигнал управления текущим циклом преобразования АЦП CLK_ADC, а также осуществляет запись результатов измерений активных каналов АЦП в 3У модулей регистрации. Число активных каналов определяется содержимым поля $\text{nr}[1..0]$ регистра CSR1.

Моде работы модулей регистрации с числом каналов меньше 8 (4 или 2) является вспомогательной и используется в системе только в случае необходимости пропорционального увеличения значения частоты дискретизации (до 2-х и 4-х МГц соответственно). Карта поканального распределения отсчетов АЦП по адресам и разрядам шины данных 3У модулей регистрации для всех значений числа каналов приведена в приложении.

Страничный режим регистрации ($\text{mode}[1..0] = 1$) отличается от непрерывного только тем, что в его рамках запись данных в 3У регистраторов после каждого запуска (программного или по внешнему импульсу) ведется не до заполнения всего объема памяти, определяемого полем $\text{I}[2..0]$ регистра CSR1, а лишь до конца текущей страницы 3У, размер которой фиксирован и принят равным 65536 отсчетам для каждого канала. По окончании записи в текущую страницу 3У указатель ее номера в контроллере цикла инкрементируется, а процесс регистрации данных приостанавливается. При этом контроллер цикла регистрации переводит в единичное флаговый разряд WAIT_START регистра состояния CSR0, индицирующий процессору о окончании текущей страницы и переходит в режим ожидания следующего импульса запуска. С его поступлением начинается запись данных от АЦП в следующую страницу 3У.

Полностью процесс регистрации данных в страничной моде работы заканчивается после заполнения всего, заданного разрядами $\text{I}[2..0]$ регистра CSR1, объема 3У. Индикатором окончания регистрации является переход в из активного в пассивное состояние флагового разряда WORK регистра CSR0.

Непрерывный режим работы системы с регистрацией предистории (mode[1..0] = 2) поведение входных сигналов напоминает магнитофонную запись на ленту, замкнутую в кольцо. Циклический процесс записи данных в ЗУ регистраторов в этом режиме начинается сразу же после разрешения запуска. Заканчивается же он после истечения фиксированного интервала времени (интервала “последистории”), отсчитываемого от момента поступления внешнего запуска. Информация, зафиксированная в ЗУ до момента поступления запускающего импульса, будет отражать “предисторию” поведения входных сигналов, а вся остальная – “последисторию”.

Поскольку в рассматриваемом режиме работы системы адресный счетчик ЗУ работает циклически, его состояние в момент поступления импульса запуска не определено. Чтобы правильно восстановить последовательность записи отсчетов АЦП в ЗУ при выводе данных приходится фиксировать длительность интервала “предистории” и состояние адресного счетчика в момент поступления импульса запуска. Длительность интервала предистории принята равной 16384 периодам частоты дискретизации АЦП по каждому каналу регистрации. Составные же адресного счетчика в момент поступления импульса запуска фиксируются двумя вспомогательными регистрами контроллера цикла регистрации – RADR0 и RADR1. Перед выводом данных из ЗУ, для восстановления последовательности записи отсчетов АЦП, процессор считывает содержимое указанных регистров.

Страничный режим работы системы с регистрацией предистории (mode[1..0] = 3) поведение входных сигналов совмещает в себе страничный режим работы и режим с регистрацией предистории. Он характеризуется размером страницы ЗУ в 65536 слов и длительностью интервала предистории в 1/2 страницы. Подобно предыдущему режиму работы, регистрация данных в ЗУ ведется циклически, но только в рамках текущей страницы. Она начинается в сразу же после получения контроллером цикла разрешения от процессора и прекращается после истечения интервала “последистории”, отсчитываемого от момента поступления внешнего импульса запуска. После этого контроллер цикла инкрементирует номер страницы, блокирует запуск и ожидает завершения процедуры чтения процессором содержимого регистров адреса предистории RADR0 и RADR1. Выполнение всех указанных процедур занимает около 2мкс, после чего блокировка запуска снимается и начинается циклическая запись отсчетов АЦП в

следующую страницу. Процесс перебора страниц будет продолжаться до тех пор, пока не будет исчерпан разрешенный для работы разрядом I[2..0] регистра CSR1 объем ЗУ. Как и во всех предыдущих режимах, о полном завершении системы процедуры регистрации данных процессору сигнализирует переход флага WORK в регистре CSR0 контроллера цикла в пассивное состояние.

Чтение данных из ЗУ модулей регистрации и запись в ЗУ тестовых векторов.

ЗУ всех модулей регистрации представлены на шине процессора в виде 32-х банков 32-х разрядного RAM, с объемом каждого банка в 512Кбайт. Поскольку адресуемый таким способом объем памяти соответствует полному объему ЗУ только одного модуля регистрации, для выбора конкретного модуля, с которым выполняются процедуры обмена данных, приходится использовать дополнительный указатель адреса. Роль этого указателя выполняет поле n[3..0] регистра состояния CSR0 контроллера системной магистралей. Номер же банка ЗУ, с которым ведется текущее общение, определяется содержимым поля b[4..0] регистра CSR1.

Для ускорения процедур записи тестовых векторов в ЗУ регистраторов и их регистры в состав CSR0 контроллера включен дополнительный разряд “all”. При единичном состоянии этого разряда, независимо от состояния поля n[3..0] CSR0, запись данных производится одновременно во все модули регистрации – в ячейки их ЗУ с одним и тем же адресом, в регистры управления АЦП, в ЦАП, либо в регистры предель по амплитуде.

Как уже отмечалось, ЗУ модулей регистрации – двадцатичетырехразрядные. Младшие двенадцать разрядов используются для хранения отсчетов первого АЦП модуля регистрации, а старшие – второго. На шину данных процессора указанные поля данных ЗУ отображены следующим образом: разряды ЗУ с 0 по 11 соответствуют разрядам 0–11 шины данных процессора, а разряды 12–23 – разрядам 16–27. Процедура поканальной распаковки считываемых из ЗУ модулей регистрации данных выполняется процессором контроллера перед их отправкой по каналу связи базовому компьютеру диагностического комплекса. Алгоритм выполнения этой процедуры определяется выбранным режимом работы системы и числом активных каналов в каждом модуле регистрации.

Калибратор

Модуль калибратора предназначен для тестовой поверки системы регистрации. В его состав входят:

- генератор импульсов синхронизации с частотой следования 500 КГц;
- генератор импульсов запуска;
- четырехканальный формирователь тестовых сигналов для поверки АЦП.

Формирователь тестовых сигналов, в зависимости от положения переключателя на передней панели, формирует постоянные уровни выходных напряжений положительной или отрицательной полярности с фиксированной амплитудой (+2.500 В и -2.500 В), либо прямоугольные импульсы с теми же амплитудными значениями и с частотой следования 1 КГц.

На передней панели калибратора также размещены выключатель сетевого питания и светодиоды, отражающие наличие или отсутствие выходных напряжений источника питания системы регистрации.

Базовое программное обеспечение системы регистрации

Программное обеспечение системы регистрации состоит из:

- *программы-сервера*, работающей в процессоре контроллера системной шины. Эта программа обеспечивает прием поступающих из линии связи запросов на выполнение процедур загрузки управляющих регистров системы и модулей АЦП, а также осуществляет передачу данных, полученных в процессе регистрации, по линии связи;
- *программы-клиента*, исполняемой в базовом компьютере диагностического комплекса. Эта программа представляет собой графическую консоль оператора, с помощью которой задаются режимы работы системы регистрации и отображаются результаты измерений АЦП.

Взаимодействие сервера и клиента осуществляется по протоколу ТСР/Р через порт 2000. Клиент посылает серверу запрос на выполнение необходимой операции в виде пакета фиксированного размера – 10 шестнадцатирядных слов, первое из которых содержит код запроса (0–7), второе – номер модуля регистрации (1–16), а в словах с 3 по 10 передается вспомогательная информация, зависящая от кода запроса.

Сервер обеспечивает выполнение следующих операций:

Код запроса	Операция
0	сброс системы регистрации
1	загрузка пределов по амплитуде
2	загрузка значений напряжений смещения нуля
3	установка количества каналов АЦП
4	разрешение запуска системы
5	передача полученных данных программе-клиенту
6	калибровка ЦАП
7	включение/выключение режима отладки

Сброс системы регистрации предназначен для прерывания любой операции, исполняемой контроллером системной шины, и приведения системы регистрации в исходное состояние. Так как этот запрос адресован к контроллеру системной шины, адрес модуля регистрации (второе слово в передаваемом пакете) должен быть равным 0. Слова с 3-го по 10-е также должны содержать значение – 0.

Загрузка пределов по амплитуде производится в каждый модуль регистрации индивидуально. Номер модуля, в который загружаются пределы определяется вторым словом пакета. Третье содержит код пределов для 1-4 каналов, а четвертое слово – для 5-8. Сервер объединяет третье и четвертое шестнадцатирядные слова в одно 32-разрядное и загружает его в регистр пределов по амплитуде заданного модуля. Соответствие разрядов регистра амплитуды каналу АЦП приведено в приложении. Слова с 5-го по 10-е в передаваемом пакете должны быть равны 0.

Запрос на **загрузку значений уровней напряжений смещения нуля** содержится в словах с 3 по 10 данные для каждого канала выбранного модуля с первого по восьмой соответственно. Формат регистра данных ЦАП приведен в приложении.

Количество каналов АЦП задается одинаковым для обоих кристаллов АЦП каждого модуля регистрации в третьем слове пакета. Значение 0x0080 соответствует 2-х канальному режиму работы модуля, 0x0088 – 4-х канальному, а 0x0098 – 8-ми канальному.

Получив запрос на загрузку числа каналов, сервер сохраняет в своей таблице конфигурации режим работы данного модуля, загружает в управляющие регистры АЦП полученный код инициализации и производит программный запуск системы. Необходимость выполнения

последней операции обусловлена особенностями внутренней организации используемых кристаллов АЦП.

Алгоритм обслуживания запроса на **разрешение запуска системы** содержит следующую последовательность операций:

- из таблицы конфигурации сервера загружаются данные о режимах работы в регистры АЦП всех модулей регистрации;
 - в управляющих регистрах контроллера системной шины определяются требуемый объем памяти, частота дискретизации и мода работы (непрерывная, страничная, непрерывная с историей, страничная с предисторией);
 - в соответствии с указанным источником запуска – внешний или внутренний (программный) разрешается работа системы;
 - при непрерывной моде работы системы сервер переходит в режим ожидания завершения цикла регистрации;
 - в страничной моде сервер ожидает конца цикла регистрации в текущей странице, выполняет проверку на заполнение всех доступных страниц и, если хотя бы одна из них свободна, разрешает следующий запуск системы в текущем режиме регистрации;
 - по завершению цикла регистрации, условием которого является заполнение всего объема ЗУ, разрешенного к использованию, из модуля АЦП с номером, указанным в запросе, считываются данные, распаковываются и передаются в канал связи.
- Пакет запроса на разрешение запуска должен содержать во втором слове номер модуля, данные из которого будут переданы после окончания цикла регистрации. В 3-ем слове – информацию о объеме памяти, частоте регистрации и моде работы в соответствии с форматом регистра управления RCS1, показанным в приложении. В 4-м слове – параметры запуска: 0x0008 – программный запуск, 0x0024 – внешний запуск по положительному уровню, 0x0004 – внешний запуск по отрицательному уровню. Остальные слова в пакете должны содержать нулевые значения.

Так как после окончания цикла регистрации сервер передает клиенту данные только из одного модуля, для считывания остальной информации используется запрос на **передачу данных программ-ме-клиенту**. По этому запросу сервер считывает из указанного модуля полученную информацию, распаковывает её в соответствии с послед-

ним режимом запуска и передает в линию связи. Слова с 3-го по 10-е в пакете запроса должны быть равны 0.

Последние два запроса (**калибровка** и **вкл./выкл. режима отладки**) предназначены для тестовой проверки и настройки системы регистрации и в прикладных программах не используются.

Программа-сервер graph

При включении питания системы регистрации в процессор контроллера системной шины загружается ОС uCLinux и запускается программа-сервер **graph**.

После своей инициализации сервер загружает во все модули регистрации максимальное значение пределов по амплитуде (10 В/шкалу), устанавливает уровень напряжения смещения нуля всех трактов регистрации, эквивалентный обработке знакопеременного входного сигнала, переводит модули регистрации в 8-ми канальный режим работы, а затем производит программный запуск системы регистрации.

По завершении процесса регистрации по программному запуску сервер переходит в режим ожидания соединения по порту 2000 с программой-клиентом. При установлении этого соединения сервер переходит в режим приема запросов от клиента. В случае, если программа клиент по каким либо причинам разрывает соединение, сервер переходит в режим ожидания следующего соединения.

Параллельно с программой-сервером **graph** в процессоре контроллера системной шины исполняется программа **telnetd**, обеспечивающая подключение к системе регистрации через порт 23. С помощью стандартных Telnet-клиентов можно управлять работой ОС – запускать и останавливать программу-сервер, а также перезагружать ОС по линии связи.

Программа-клиент ADC812

Для управления работой системы из среды ОС Windows была написана программа-клиент, представляющая собой консоль оператора, с помощью которой можно задавать все реализуемые системой регистрации режимы работы, а также отображать результаты измерений в графической форме. Кроме того, программа-клиент позволяет сохранять полученные от модулей АЦП данные на жестком диске. Внешний

вид консоли оператора, показанный на рис. 5, напоминает лицевую панель современных цифровых осциллографов.

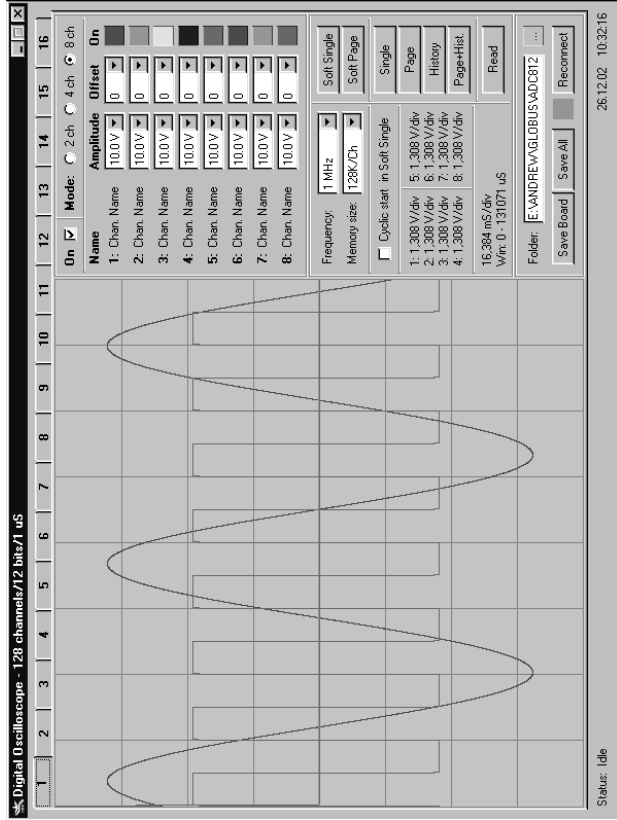


Рис. 5. Внешний вид консоли оператора

Заключение

Система сбора данных, описанная в данной работе, была разработана по заказу ФТИ им. Иоффе, г. Санкт-Петербург. С января 2003 года она используется в качестве базового элемента системы регистрации экспериментальных данных диагностического комплекса токамака "Глобус-М".

Технические характеристики

МОДУЛЬ РЕГИСТРАЦИИ:

число синхронных каналов регистрации	8, 4 или 2
разрядность АЦП	12 бит
частота дискретизации:	для 2-х каналов до 4 МГц для 4-х каналов до 2 МГц для 8-и каналов до 1 МГц
диапазон входных сигналов:	-5.0В - +5.0В -2.5В - +2.5В -1.0В - +1.0В -0.5В - +0.5В
смещение нуля шкалы преобразования	10-разрядный ЦАП
входное сопротивление	47.5К
полоса частот входного сигнала	0 – 0.5 МГц
разброс моментов взятия отсчетов АЦП	не более 1 нс
объем буферной памяти на канал	128К – 1М отсчетов, с шагом 128К
сетка частот дискретизации:	4/(1,2,4,8,16,32,64)МГц, внешний генератор

СИСТЕМА:

число каналов	до 128
разброс моментов взятия отсчетов между каналами	не более 3 нс
запуск	внешний/программный
частота дискретизации	внешний/внутренний генератор
режимы работы:	
непрерывный	число отсчетов/канал: 128К – 1М, с шагом 128К
страничный	число страниц 8 – 64 объемом по 16К слов/канал
непрерывный с предисторией	число отсчетов/канал: 128К – 1М, с шагом 128К, предистория 16К
страничный с предисторией	число страниц 8 – 64 объемом по 16К слов/канал, предистория – 8К
канал связи с базовым компьютером	Ethernet 100
конструктив исполнения	Евромеханика, 3U, 42HP

Внешний вид системы регистрации и входящих в ее состав модулей показаны в приложении на рис. 6-8.

Приложение

Карта распределения регистров контроллера системной шины в адресном пространстве процессора:

Addr[21..0]	nRCS3	Регистры
0	0	регистр управления RCS1
1	0	регистр управления RCS2
2	0	регистр данных ЦАП
3	0	регистр инициализации АЦП
4	0	регистр пределов по амплитуде
5	0	регистр младших разрядов предистории
6	0	регистр старших разрядов предистории
128К – 256К	0	RAM данных регистраторов

Регистр управления RCS0 контроллера системной шины

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
all	n3	n2	n1	n0	–	wait_start	nr1	nr0	p_zap	p_clk	work	int/ext	–	reset/wait	–

- reset** – при записи в этот разряд 1 формируется системный сброс
- wait** – при единичном значении этого разряда разрешены обращения от процессора ко всем регистрам и к памяти
- int/ext** – определяет источник импульсов запуска:
0 – внешний, 1 – программный
- work** – единичное состояние соответствует режиму регистрации данных.
- p_clk** – определяет активный фронт внешних импульсов синхронизации:
1 – положительный, 0 – отрицательный.
- p_zap** – определяет активный уровень внешнего импульса запуска:
1 – высокий (+2.5V), 0 – низкий (0.4V).

nr1	nr0	Режим работы системы
0	0	8 каналов АЦП, обычный режим
0	1	8 каналов АЦП, обычный режим
1	0	4 канала АЦП, режим “turbo”, $F_{clk} < 2$ МГц
1	1	2 канала АЦП, режим “turbo”, $F_{clk} < 4$ МГц

wait_start – флаговый разряд, индицирующий в нулевом состоянии во время рабочего цикла о выполнении очередной страницы буферных запоминающих устройств.

n3..n0 – номер модуля регистрации.

all – разрешение одновременной записи данных в регистры и RAM всех модулей регистрации.

Регистр управления RCS1 контроллера системной шины

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
–	–	–	b4	b3	b2	b1	b0	mode1	mode0	tik2	tik1	tik0	12	11	10

12	11	10	Объем памяти трактов регистрации
0	0	0	128К слов/канал
0	0	1	256К слов/канал
0	1	0	384К слов/канал
0	1	1	512К слов/канал
1	0	0	640К слов/канал
1	0	1	768К слов/канал
1	1	0	896К слов/канал
1	1	1	1024К слов/канал

tik2	tik1	tik0	Частота дискретизации АЦП
0	0	0	1 МГц
0	0	1	1/2 МГц
0	1	0	1/4 МГц
0	1	1	1/8 МГц
1	0	0	1/16 МГц
1	0	1	1/32 МГц
1	1	0	1/64 МГц
1	1	1	Внешний такт

mode1	mode0	Режим регистрации
0	0	непрерывный
0	1	страничный
1	0	непрерывный с предисторией
1	1	страничный с предисторией

b4..b0 – номер банка RAM.

Регистр данных ЦАП – 16 разрядный. Два младших разряда d[1..0] и четыре старших d[15..12] – должны содержать нули. Значение напряжения смещения ЦАП задается разрядами d[11..2], разряд d[11] – знаковый.

Регистр инициализации АЦП – виртуальный 16-разрядный регистр контроллера. Активными являются разряды с d0 по d[11]. Загрузка значений указанных разрядов в регистры управления обоих АЦП модуля регистрации, номер которого задан разрядами n[3..0] CSR0, производится одновременно, при каждом обращении процессора к регистру инициализации с командой записи. При единичном значении разряда “all” CSR0 запись в регистры управления АЦП всех модулей регистрации производится одновременно.

Регистр пределов по амплитуде – 32-х разрядный. Каждому каналу регистрации соответствует своя пара разрядов этого регистра. Каналу 0 – пара d[1..0], каналу 1 – d[3..2] и так далее. Состояние этих разрядов, в соответствии с приведенной ниже таблицей, определяет динамический амплитудный диапазон каждого тракта регистрации.

d1	d0	диапазон
0	0	10.47 В/шкалу
0	1	5.235 В/шкалу
1	0	2.094 В/шкалу
1	1	1.047 В/шкалу

Соответствие разрядов регистра управления пределами по амплитуде разрядам слова данных процессора:

канал	разряды регистра управления	разряды процессора
1	1..0	1..0
2	3..2	3..2
3	5..4	5..4
4	7..6	7..6
5	17..16	21..20
6	19..18	23..22
7	21..20	25..24
8	23..22	27..26

Регистр младших разрядов адреса предистории используется только в режимах работы системы с регистрацией предистории и содержит 16-ть младших разрядов адресного счетчика БЗУ, отражающих его состояние в момент поступления импульса запуска.

Регистр старших разрядов адреса предистории также шестнадцатиразрядный и используется только в режимах работы системы с регистрацией предистории. Он предназначен для хранения состояния старших разрядов адресного счетчика БЗУ, соответствующего моменту поступления импульса запуска.

Карта распределения каналов регистрации по адресам БЗУ

Структура записи данных в БЗУ модулей регистрации зависит только от режима работы АЦП – четырехканального, двухканального или одноканального. Независимо от режима работы, данные от АЦП каналов 3-0 поступают на разряды d[11..0] шины данных БЗУ, а от АЦП каналов с 4-го по 7-й – на разряды d[23..12].

При четырехканальном режиме работы каждого АЦП модуля регистрации поканальное распределение данных по адресам БЗУ имеет вид:

Адрес	d[23..12]	d[11..0]
0	канал 5	канал 1
1	канал 6	канал 2
2	канал 7	канал 3
3	канал 8	канал 4
4	канал 5	канал 1
...

В двухканальном режиме работы АЦП каналы 3, 4, 7 и 8 исключаются, запись же данных в БЗУ по остальным каналам будет производиться в два раза чаще в следующей последовательности:

Адрес	d[23..12]	d[11..0]
0	канал 5	канал 1
1	канал 6	канал 2
2	канал 5	канал 1
3	канал 6	канал 2
4	канал 5	канал 1
...

В одноканальном же режиме работы АЦП структура записи имеет вид:

Адрес	d[23..12]	d[11..0]
0	канал 5	канал 1
1	канал 5	канал 1
2	канал 5	канал 1
3	канал 5	канал 1
4	канал 5	канал 1
...

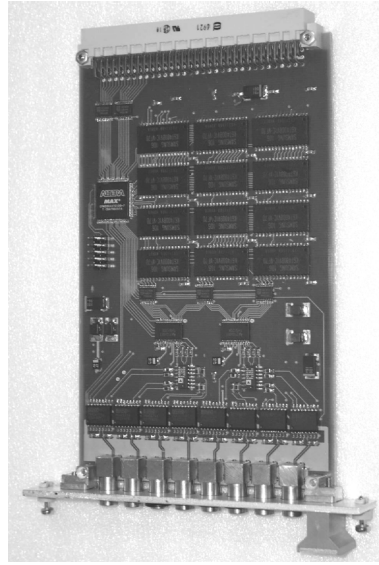


Рис. 6. Внешний вид модуля АЦП.

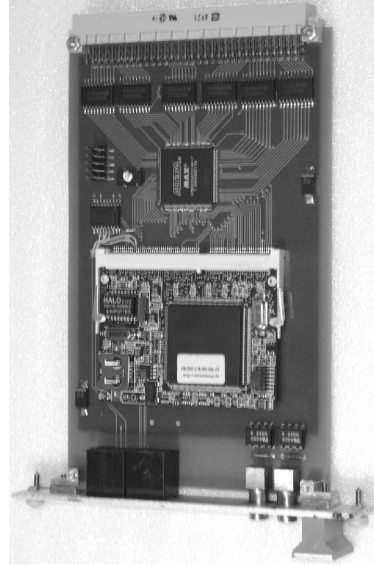


Рис. 7. Внешний вид модуля контроллера.

Рис. 8. Внешний вид системы регистрации.

